GigaDevice Semiconductor Inc.

GD32F10x 芯片使用限制

勘误手册

1.1 版本

(2025 年 6 月)

目录

目录 2

表索引 5

1. 介绍 6

1.1. 芯片版本定义 6

1.2. 芯片使用限制总览 6

2. 芯片使用限制描述 9

2.1. PMU 9

2.1.1. 在进入深度睡眠之前发生中断时，MCU 不能被唤醒 9

2.2. RCU 10

2.2.1. 当 DSLP_HOLD 置位后，MCU 在进入深度睡眠模式后不能被唤醒 10

2.2.2. 当 HXTAL 使用旁路模式时，会导致睡眠和待机模式下的功耗增加 10

2.2.3. 当开启 HXTAL 时钟监视器功能，在进入睡眠模式后，HXTAL 时钟阻塞中断标志位将置位 10

2.3. GPIO 11

2.3.1. 当 OSCIN 和 OSCOUT 引脚重映射为 PD0/PD1 引脚时，PD0/PD1 可以用作普通 GPIO 功能，但无法用作 EXTI 功能 11

2.3.2. 当 GPIO 口配置为上拉输入且该 GPIO 存在漏电时，该 GPIO 口上的电压会被拉低 11

2.3.3. 当 PA11 和 PA12 不作为 USB 功能使用且 PA11 和 PA12 间存在较大电压差，会导致 VDD 到 VSS 存在漏电 11

2.3.4. 默认配置下，当 USART1 和以太网时钟同时使能时，如果没有对 USART1 引脚进行重映射，会导致以太网功能无法正常使用 12

2.4. DMA 12

2.4.1. 在 DMA 中断处理函数中，若在执行清除中断标志操作后立刻退出中断，将导致 CPU 再进一次 DMA 中断 12

2.5. ADC 12

2.5.1. 当 ADC 时钟相较于 PCLK 时钟慢很多时，会出现 ADC 数据采集错误 12

2.5.2. 当 V_{REFP} 和 V_{DDA} 电压相差超过 300mV 时，会导致 ADC 精度变差 13

2.6. DAC 13

2.6.1. 在 DAC 噪声模式下，当 DH 值设置过高时，会导致 DAC 输出电压出现异常断点 13

2.7. TIMER 13
2.7.1. 在开启输出比较影子寄存器功能时，使用 timer 捕获/比较事件触发 DMA 传输会导致数据丢失 13
2.7.2. 在 TIMER 不同通道下，通道比较/中断标志清除与通道比较/捕获中断标志置位冲突，导致标志位未置位 14
2.7.3. 主 TIMER 触发使能不同总线下的从 TIMER，会导致不同从 TIMER 在相同比较值下输出具有相位差 14
2.8. USART 14
2.8.1. 空闲帧长度会比实际配置的长度多 1 个 bit 14
2.8.2. 通过空闲帧将 USART 从静默模式唤醒时，再次进入静默模式时将无法被唤醒 14
2.8.3. 当 USART 工作在多处理器通信模式且唤醒方式为地址匹配检测时，奇偶校验功能不生效 15
2.8.4. USART 在发送数据时会多发送一个波特率周期的停止位 15
2.9. I2C 15
2.9.1. 由于 BTC 未清除导致多读回一个数据 15
2.9.2. 当 I2C 工作在 SMBUS 模式时，如果 SCL 被拉低，第一个超时时间为 25ms，此后如果 SCL 持续拉低超时时间会是 130ms 16
2.9.3. 将 I2CEN 从禁能状态转为使能状态，会概率性发送一个额外的 start 信号 16
2.10. SPI 16
2.10.1. SPI 作从机时，不支持总线上存在其它 SPI 从机 16
2.10.2. 当 SPI 作从机且当 SPI 输入时钟个数不是 8 或 16 的整数倍时，此时关闭片选，不会清除时钟接收计数 16
2.11. EXMC 17
2.11.1. 当使用 NAND 控制器 ECC 功能时，在数据传输过程中若发生 1bit 错误且为第 13bit 时，ECC 检测失效 17
2.12. CAN 17
2.12.1. CAN 自动离线恢复时间长 17
2.13. ENET 17
2.13.1. 当启用硬件校验和且报头校验和为 0x0000 时，此接收数据帧将被丢弃 17
2.13.2. 当启用第二帧操作功能时，ENET 模块在运行一段时间后概率性会遇到传输问题 18
2.13.3. 当 RxFIFO 工作在直通模式时，概率性写回错误的描述符 18
2.13.4. 在帧接收非常频繁的情况下，接收中断概率性无法触发 18
2.14. USBD 18
2.14.1. USBD 的 ESOF 中断在 USB 设备正常运行过程中会被触发 18
2.14.2. 当 USBD 设备与主机进行大量 IN 和 OUT 方向的数据传输时，会概率性出现收发数据内容错误 19
2.15. USBFS 19
2.15.1. USBFS-OTG 在通过 HUB 与低速设备通信时，数据传输异常 19
2.15.2. USBFS-OTG 挂起状态进入时间不是 3ms 而是 6ms 19

3. 版本历史 20

表索引

表 1-1. 适用产品 6
表 1-2. 芯片使用限制 6
表 3-1. 版本历史 20

1. 介绍

该文档适用于 GD32F10x 产品，具体参考*表 1-1. 适用产品*。该文档提供了在使用 GD32 MCU 过程中需要注意的技术细节，以及相关问题的解决方案。

表 1-1. 适用产品

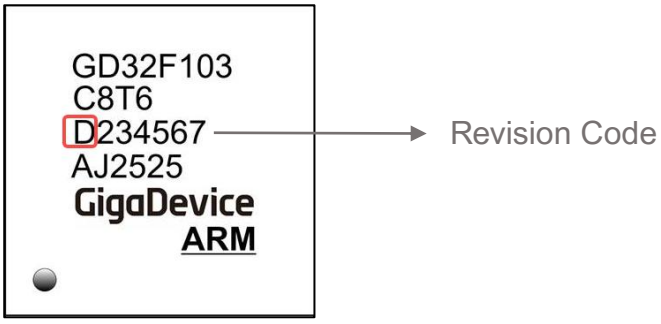
类型	产品系列
MCU	GD32F101xx 系列
	GD32F103xx 系列
	GD32F105xx 系列
	GD32F107xx 系列

注意：对于 GD32F101xx 和 GD32F103xx 系列，该文档仅适用于 Flash 容量大于 128KB 的选型。

1.1. 芯片版本定义

可通过芯片丝印上的标记来确定当前芯片的版本。丝印上第 3 行的第 1 个编码表示芯片当前版本。

图 1-1. GD32F10x 芯片版本代码



1.2. 芯片使用限制总览

GD32F10x 芯片使用限制参考*表 1-2. 芯片使用限制*，更多细节请参考第二章。

表 1-2. 芯片使用限制

模块	使用限制	解决方案
		修订版本 D
PMU	*在进入深度睡眠之前发生中断时，MCU 不能被唤醒*	Y
RCU	*当 DSLP_HOLD 置位后，MCU 在进入深度睡眠模式后不能被唤醒*	Y
	当 HXTAL 使用旁路模式时，会导致睡眠和待机模式下的功耗增加	Y
	当开启 HXTAL 时钟监视器功能，在进入睡眠模式后，HXTAL 时钟阻塞中断标志位将置位	Y

GPIO	*当 OSCIN 和 OSCOUT 引脚重映射为 PD0/PD1 引脚时，PD0/PD1 可以用作普通 GPIO 功能，但无法用作 EXTI 功能*	Y
	当 GPIO 口配置为上拉输入且该 GPIO 存在漏电时，该 GPIO 口上的电压会被拉低	Y
	当 PA11 和 PA12 不作为 USB 功能使用且 PA11 和 PA12 间存在较大电压差，会导致 VDD 到 VSS 存在漏电	Y
	默认配置下，当 USART1 和以太网时钟同时使能时，如果没有对 USART1 引脚进行重映射，会导致以太网功能无法正常使用	Y
DMA	*在 DMA 中断处理函数中，若在执行清除中断标志操作后立刻退出中断，将导致 CPU 再进一次 DMA 中断*	Y
ADC	*当 ADC 时钟相较于 PCLK 时钟慢很多时，会出现 ADC 数据采集错误*	Y
	当 VREFP 和 VDDA 电压相差超过 300mV 时，会导致 ADC 精度变差	Y
DAC	*在 DAC 噪声模式下，当 DH 值设置过高时，会导致 DAC 输出电压出现异常断点*	Y
TIMER	*在开启输出比较影子寄存器功能时，使用 timer 捕获/比较事件触发 DMA 传输会导致数据丢失*	Y
	在 TIMER 不同通道下，通道比较/中断标志清除与通道比较/捕获中断标志置位冲突，导致标志位未置位	Y
	主 TIMER 触发使能不同总线下的从 TIMER，会导致不同从 TIMER 在相同比较值下输出具有相位差	N
USART	*空闲帧长度会比实际配置的长度多 1 个 bit*	N
	通过空闲帧将 USART 从静默模式唤醒时，再次进入静默模式时将无法被唤醒	Y
	当 USART 工作在多处理器通信模式且唤醒方式为地址匹配检测时，奇偶校验功能不生效	Y
	USART 在发送数据时会多发送一个波特率周期的停止位	N
I2C	*由于 BTC 未清除导致多读回一个数据*	Y
	当 I2C 工作在 SMBUS 模式时，如果 SCL 被拉低，第一个超时时间为 25ms，此后如果 SCL 持续拉低超时时间会是 130ms	N
	将 I2CEN 从禁能状态转为使能状态，会概率性发送一个额外的 start 信号	N
SPI	*SPI 作从机时，不支持总线上存在其它 SPI 从机*	N
	当 SPI 作从机且当 SPI 输入时钟个数不是 8 或 16 的整数倍时，此时关闭片选，不会清除时钟接收计数	Y
EXMC	*当使用 NAND 控制器 ECC 功能时，在数据传输过程中若发生 1bit 错误且为第 13bit 时，ECC 检测失效*	N
CAN	*CAN 自动离线恢复时间长*	Y
ENET	*当启用硬件校验和且报头校验和为 0x0000 时，此接收数据帧将被丢弃*	Y
	当启用第二帧操作功能时，ENET 模块在运行一段时间后概率性会	Y

	遇到传输问题	
	当 RxFIFO 工作在直通模式时，概率性写回错误的描述符	Y
	在帧接收非常频繁的情况下，接收中断概率性无法触发	Y
USBD	***USBD 的 ESOF 中断在 USB 设备正常运行过程中会被触发***	Y
	当 USBD 设备与主机进行大量 IN 和 OUT 方向的数据传输时，会概率性出现收发数据内容错误	Y
USBFS	***USBFS-OTG 在通过 HUB 与低速设备通信时，数据传输异常***	N
	USBFS-OTG 挂起状态进入时间不是 3ms 而是 6ms	N

注意:

Y = 存在使用限制且存在解决方案

N = 存在使用限制但不存在解决方案

'--' = 该使用限制在当前芯片版本上已修复

2. 芯片使用限制描述

2.1. PMU

2.1.1. 在进入深度睡眠之前发生中断时，MCU 不能被唤醒

描述与影响

当系统应用程序存在其他中断代码(如滴答定时器，定时器周期中断等)，且需要通过 WFE 或 WFI 指令进入深度睡眠模式时，系统将存在运行一段时间后无法被唤醒的风险。

解决方案

在进入深度睡眠模式之前，应用程序需要屏蔽除 EXTI 唤醒源之外的所有中断，然后在唤醒后恢复所有需要的中断。最新的固件库已经规避了这个问题。参考代码如下：

```
void pmu_to_deepsleepmode(uint32_t ldo,uint8_t deepsleepmodecmd)
{
    static uint32_t reg_snap[ 4 ];
    /* clear stbmod and ldolp bits */
    PMU_CTL &= ~((uint32_t)(PMU_CTL_STBMOD | PMU_CTL_LDOLP));

    /* set ldolp bit according to pmu_ldo */
    PMU_CTL |= ldo;

    /* set sleepdeep bit of Cortex-M3 system control register */
    SCB->SCR |= SCB_SCR_SLEEPDEEP_Msk;

    reg_snap[0] = REG32(0xE000E010U);
    reg_snap[1] = REG32(0xE000E100U);
    reg_snap[2] = REG32(0xE000E104U);
    reg_snap[3] = REG32(0xE000E108U);
    /* clear all interrupt except EXTI line wakeup source interrupt */
    REG32(0xE000E010U) &= 0x00010004U;
    REG32(0xE000E180U)   = 0XFF7FF83DU;
    REG32(0xE000E184U)   = 0XBFFFF8FFU;
    REG32(0xE000E188U)   = 0xFFFFFFFFU;

    /* select WFI or WFE command to enter deepsleep mode */
    if(WFI_CMD == deepsleepmodecmd){
        __WFI();
```

```
    }else{
        __SEV();
        __WFE();
        __WFE();
    }
    /* restore all interrupt */
    REG32(0xE000E010U) = reg_snap[0] ;
    REG32(0xE000E100U) = reg_snap[1] ;
    REG32(0xE000E104U) = reg_snap[2] ;
    REG32(0xE000E108U) = reg_snap[3] ;

    /* reset sleepdeep bit of Cortex-M3 system control register */
    SCB->SCR &= ~((uint32_t)SCB_SCR_SLEEPDEEP_Msk);
}
```

2.2. RCU

2.2.1. 当 DSLP_HOLD 置位后，MCU 在进入深度睡眠模式后不能被唤醒

描述与影响

当 DSLP_HOLD 置位后，MCU 在进入深度睡眠模式后不能被唤醒。

解决方案

应用程序需要在进入深度睡眠模式前将系统时钟切换到内部 IRC8M。

2.2.2. 当 HXTAL 使用旁路模式时，会导致睡眠和待机模式下的功耗增加

描述与影响

当 HXTAL 使用旁路模式时(RCU_CTL 寄存器中的 HXTALBPS 位置 1)，会导致睡眠和待机模式下的功耗增加。

解决方案

在进入睡眠和待机模式前，关闭 HXTAL 旁路模式(RCU_CTL 寄存器中的 HXTALBPS 位清 0)。

2.2.3. 当开启 HXTAL 时钟监视器功能，在进入睡眠模式后，HXTAL 时钟阻塞中断标志位将置位

描述与影响

当开启 HXTAL 时钟监视器功能(RCU_CTL 寄存器中的 CKMEN 位置 1)，在进入睡眠模式后，

HXTAL 时钟阻塞中断标志(CKMIF)将被置位。

解决方案

在进入睡眠模式前，关闭 HXTAL 时钟监视器功能(RCU_CTL 寄存器中的 CKMEN 位清 0)。

2.3. GPIO

2.3.1. 当 OSCIN 和 OSCOUT 引脚重映射为 PD0/PD1 引脚时，PD0/PD1 可以用作普通 GPIO 功能，但无法用作 EXTI 功能

描述与影响

在不使用外部晶振功能时，当 OSCIN 和 OSCOUT 引脚重映射为 PD0/PD1 引脚时，重映射后的 PD0/PD1 可以用作普通 GPIO 功能，但无法用作 EXTI 功能。

注意：以上问题只存在于 OSCIN/OSCOUT 与 PD0/PD1 共用同一引脚的小封装产品上。

解决方案

当 OSCIN 和 OSCOUT 引脚重映射为 PD0/PD1 引脚时，应用上避免使用 PD0/PD1 用作 EXTI 功能。

2.3.2. 当 GPIO 口配置为上拉输入且该 GPIO 存在漏电时，该 GPIO 口上的电压会被拉低

描述与影响

当 GPIO 口配置为上拉输入且该 GPIO 存在漏电时，该 GPIO 口上的电压会被拉低。例如，当 MCU 工作电压为 3.3V 且存在以上问题时，该 GPIO 口电压会被拉低到 2.6V 而不是正常的 3.3V。

解决方案

不影响应用中 GPIO 功能的使用。

2.3.3. 当 PA11 和 PA12 不作为 USB 功能使用且 PA11 和 PA12 间存在较大电压差，会导致 VDD 到 VSS 存在漏电

描述与影响

当 PA11 和 PA12 不作为 USB 功能使用且 PA11 和 PA12 间存在较大电压差，会导致 VDD 到 VSS 存在几十 uA 的漏电，会影响待机模式下的功耗。

解决方案

当 PA11 和 PA12 不作为 USB 功能使用，避免 PA11 和 PA12 间的电压不一致。

2.3.4. 默认配置下，当 USART1 和以太网时钟同时使能时，如果没有对 USART1 引脚进行重映射，会导致以太网功能无法正常使用

描述与影响

默认配置下，由于以太网和 USART1 的引脚共用，当 USART1 和以太网时钟同时使能后，如果没有对 USART1 引脚进行重映射，会导致以太网功能无法正常使用。

解决方案

当同时使用 USART1 和以太网功能时，在使用以太网时功能之前先 USART1 引脚进行重映射。

2.4. DMA

2.4.1. 在 DMA 中断处理函数中，若在执行清除中断标志操作后立刻退出中断，将导致 CPU 再进一次 DMA 中断

描述与影响

DMA 中断处理函数中，在执行清除中断标志操作后立刻退出中断，会导致 CPU 再进一次 DMA 中断。

解决方案

将中断标志清除操作置于中断处理函数起始阶段，并确保在清除中断标志和退出中断之前，有超过一个时钟周期的延时。

2.5. ADC

2.5.1. 当 ADC 时钟相较于 PCLK 时钟慢很多时，会出现 ADC 数据采集错误

描述与影响

当 ADC 时钟相较于 PCLK 时钟慢很多时，在 EOC 置位后立刻读取 ADC_RDATA 寄存器会导致数据采集错误。

解决方案

在 EOC 标志置位后，延迟 2 个 ADC 时钟后再读取 ADC_RDATA 寄存器。

2.5.2. 当 V_{REFP} 和 V_{DDA} 电压相差超过 300mV 时，会导致 ADC 精度变差

描述与影响

当 V_{REFP} 和 V_{DDA} 电压相差超过 300mV 时，会导致 ADC 精度变差。

解决方案

在硬件电路设计时，避免 V_{REFP} 和 V_{DDA} 电压相差超过 300mV。

2.6. DAC

2.6.1. 在 DAC 噪声模式下，当 DH 值设置过高时，会导致 DAC 输出电压出现异常断点

描述与影响

当将 DAC 配置为噪声模式，将 DAC 输出值设置为较大值时，叠加值(DH+DWBW)将超过最大值 4095，导致 DAC 输出信号出现电压为零的异常断点。

解决方案

当配置 DAC 输出值和噪声波峰值时，应避免 DH+DWBW 叠加溢出。

2.7. TIMER

2.7.1. 在开启输出比较影子寄存器功能时，使用 timer 捕获/比较事件触发 DMA 传输会导致数据丢失

描述与影响

当使用 timer 捕获/比较事件触发 DMA 传输并且开启了输出比较影子寄存器功能时，DMA 传输数据 0x00 到 TIMERx_CHyCV 寄存器将会导致 0x00 之后的第二个数据丢失。

解决方案

使用以下方法之一：

1) 在 DMA 传输缓冲区中不要使用数据 0x00；
2) 0x00 之后的第二个数据搬运两次；
3) 使用 timer 更新事件触发 DMA 搬运。

2.7.2. 在 TIMER 不同通道下，通道比较/中断标志清除与通道比较/捕获中断标志置位冲突，导致标志位未置位

描述与影响

TIMER 在触发 CHx 通道比较/捕获中断的同一周期，软件清除另一个通道比较/捕获中断标志位 ChyIF，会导致 CHxIF 未置位。

解决方案

使用以下方法之一：

1) 在 CHxIF 置位后清除 CHyIF 标志；
2) 读 CHxCV 值判断是否能清除 CHyIF 标志。

2.7.3. 主 TIMER 触发使能不同总线下的从 TIMER，会导致不同从 TIMER 在相同比较值下输出具有相位差

描述与影响

当配置 CK_APB2 =2*CK_APB1 时，APB1 总线下的 TIMER3 作为主定时器同时触发使能 APB2 总线上的 TIMER0 和 APB1 总线上的 TIMER1。相同的重载值和比较直，TIMER0 和 TIMER1 输出存在相位差。

解决方案

无规避方案。

2.8. USART

2.8.1. 空闲帧长度会比实际配置的长度多 1 个 bit

描述与影响

空闲帧长度会比实际配置的长度多 1 个 bit。例如当数据帧配置为 1 个起始位，8 个数据位，1 个停止位时，则空闲帧实际长度为 11 个 bits 而不是 10 个 bits。

解决方案

无规避方案。

2.8.2. 通过空闲帧将 USART 从静默模式唤醒时，再次进入静默模式时将无法被唤醒

描述与影响

当 USART 工作在多处理器通信模式且通过空闲帧将 USART 从静默模式唤醒时，在总线处于空闲模式且 USART 进入静默模式后，将导致 USART 将无法被唤醒。

解决方案

当使用空闲帧唤醒 USART 静默模式时，在总线处于空闲时，不允许进入静默模式。

2.8.3. 当 USART 工作在多处理器通信模式且唤醒方式为地址匹配检测时，奇偶校验功能不生效

描述与影响

USART 工作在多处理器通信模式且唤醒方式为地址匹配检测时，当开启奇偶校验功能时，当发生奇偶校验错误时，PERR 无法置位。

解决方案

禁能奇偶校验功能或使用空闲帧唤醒代替地址匹配唤醒。

2.8.4. USART 在发送数据时会多发送一个波特率周期的停止位

描述与影响

USART 在发送数据时会多发送一个波特率周期的停止位。当对停止位持续时间有要求且两帧之间不允许有间隔时，可能会对通信产生影响。

解决方案

如果对停止位持续时间没有要求，则不会对通信产生影响，否则推荐使用 GD32F30x 系列 MCU。

2.9. I2C

2.9.1. 由于 BTC 未清除导致多读回一个数据

描述与影响

当 RBNE 置位且 BTC 未置位时，如果在读取 I2C_DATA 寄存器数据之前发生中断且在中断处理过程中 BTC 标志被置位，那么 I2C 将额外读取一个数据，原因是只读取数据操作无法清除 BTC 标志。

解决方案

使用以下规避方案之一：

1) 使用中断方法读取 I2C_DATA 寄存器(需要更高的中断优先级)；

2) 使用 DMA 方法读取 I2C_DATA 寄存器(推荐)。

2.9.2. 当 I2C 工作在 SMBUS 模式时，如果 SCL 被拉低，第一个超时时间为 25ms，此后如果 SCL 持续拉低超时时间会是 130ms

描述与影响

SMBUS 模式下，如果 SCL 一直拉低，第一次的超时中断进入时间是 25ms，如果 SCL 持续拉低，后续的中断进入时间会是 130ms。

解决方案

无规避方案。

2.9.3. 将 I2CEN 从禁能状态转为使能状态，会概率性发送一个额外的 start 信号

描述与影响

将 I2CEN 从禁能状态转为使能状态，会概率性发出一个额外的 start 信号。

解决方案

无规避方案。

2.10. SPI

2.10.1. SPI 作从机时，不支持总线上存在其它 SPI 从机

描述与影响

当 SPI 作从机时，不允许总线上存在其它从机，只支持与主机一对一通信。

解决方案

无规避方案。如应用上需要支持 SPI 一主多从的用法，则推荐使用 GD32F30x 系列替代。

2.10.2. 当 SPI 作从机且当 SPI 输入时钟个数不是 8 或 16 的整数倍时，此时关闭片选，不会清除时钟接收计数

描述与影响

SPI 作从机且当 SPI 输入时钟个数不是 8 或 16(由 SPI_CTL0 寄存器中的 FF16 位决定)的整数倍时，此时关闭片选，不会清除时钟接收计数，导致接收数据时需要额外等待相应的时钟数后才收发新数据。

解决方案

当以上问题发生时，可通过先禁能 SPI 然后再使能 SPI 来规避此问题。以 SPI0 为例：

```
/* disable and than enable SPI0 */
spi_disable (SPI0);
spi_enable(SPI0);
```

2.11. EXMC

2.11.1. 当使用 NAND 控制器 ECC 功能时，在数据传输过程中若发生 1bit 错误且为第 13bit 时，ECC 检测失效

描述与影响

当使用 NAND 控制器 ECC 功能时，在数据传输过程中若发生 1bit 错误且为第 13bit 时，ECC 检测失效。

解决方案

无规避方案。

2.12. CAN

2.12.1. CAN 自动离线恢复时间长

描述与影响

由于总线短路或其他总线异常导致 CAN 处于离线状态，导致总线保持在隐性电平状态时，在启用 CAN 自动离线恢复(ABOR)功能后，由于此 CAN IP 对恢复时间的要求过于严格，会导致离线恢复时间长。

解决方案

开启离线中断，并在离线中断中重新初始化 CAN 模块。

2.13. ENET

2.13.1. 当启用硬件校验和且报头校验和为 0x0000 时，此接收数据帧将被丢弃

描述与影响

当启用硬件校验和且报头校验和为 0x0000 时，此帧将被误认为错误帧并被硬件丢弃。

解决方案

使用软件校验和替代硬件校验和。

2.13.2. 当启用第二帧操作功能时，ENET 模块在运行一段时间后概率性会遇到传输问题

描述与影响

当启用对第二帧的操作(OSF=1)功能时，ENET 模块在运行一段时间后概率性会遇到传输问题，例如无法发送帧，或实际发送的每个帧都是在前一次传输期间计划发送的帧。

解决方案

不要使用第二个帧操作，确保 ENET_DMA_CTL 寄存器中的 OSF 位始终保持为 0。目前，在 GD 的官方固件库和 ENET 示例中，该位在初始化过程中默认保持为 0。如果开发者没有使用 GD 的固件库，则需要修改 ENET 初始化代码中的相应配置，以确保 OSF 位配置为 0。

2.13.3. 当 RxFIFO 工作在直通模式时，概率性写回错误的描述符

描述与影响

当 RxFIFO 工作在直通模式且接收阈值设置过低时，以太网 DMA 概率性写回一个错误的状态，导致描述符错误。

解决方案

将 RxFIFO 配置为存储转发模式，或者在直通模式下配置更高的接收阈值。

2.13.4. 在帧接收非常频繁的情况下，接收中断概率性无法触发

描述与影响

如果接收数据非常频繁且软件不能及时处理，概率性会导致接收溢出，最终导致接收中断不再触发。

解决方案

将 ENET_DMA_CTL 寄存器中的 DAFRF 位配置为复位值，以允许 RxDMA 刷新接收到的数据帧。

2.14. USBD

2.14.1. USBD 的 ESOF 中断在 USB 设备正常运行过程中会被触发

描述与影响

USBD 设备的 ESOF 中断在 USB 设备正常运行过程中会被触发。如果 ESOF 中断处理函数中，对 USB_EPxCS 寄存器进行配置或执行了 USBD 强制复位操作，将会导致 USB 数据通信中断，甚至引发用户 Buffer 溢出。

解决方案

在 ESOF 中断里，不对 USB_EPxCS 寄存器进行配置，且不执行 USBD 强制复位操作。建议按照 GD 官方固件库里的 ESOF 中断处理机制。

2.14.2. 当 USBD 设备与主机进行大量 IN 和 OUT 方向的数据传输时，会概率性出现收发数据内容错误

描述与影响

USBD 设备与主机进行通信时，如果同时进行大量 IN 和 OUT 方向的数据传输，则会概率性导致 IN 和 OUT 方向收发数据包的内容出错。

解决方案

USBD 只使用一半的 SRAM 扇区空间，即限定 USBD 的 SRAM 使用空间为 0x40006000-0x40006200(低一半扇区空间)或者 0x40006200-0x40006400(高一半扇区空间)。

2.15. USBFS

2.15.1. USBFS-OTG 在通过 HUB 与低速设备通信时，数据传输异常

描述与影响

USBFS-OTG 在通过 HUB 与低速设备通信时，数据传输异常。

解决方案

无规避方案。

2.15.2. USBFS-OTG 挂起状态进入时间不是 3ms 而是 6ms

描述与影响

USBFS-OTG 挂起状态进入时间不是 3ms 而是 6ms。

解决方案

无规避方案，但不影响 USBFS-OTG 的正常使用。

3. 版本历史

表 3-1. 版本历史

版本号.	说明	日期
1.0	初始版本	2025 年 5 月 21 日
1.1	1. 删除 I2C 使用限制，***I2C 主机在仲裁丢失时，无法发起新的访问***和 ***I2C 作主机赢得仲裁后概率性拉低 SCL 时钟线，导致总线挂死*** 2. 更新 I2C 使用限制，参考 ***I2C 工作在 SMBUS 模式，如果 SCL 被拉低，第一个超时时间为 25ms，此后如果 SCL 持续拉低超时时间会是 130ms*** 3. 更新 CAN 使用限制，参考 ***CAN 自动离线恢复时间长***	2025 年 6 月 10 日

Important Notice

This document is the property of GigaDevice Semiconductor Inc. and its subsidiaries (the "Company"). This document, including any product of the Company described in this document (the "Product"), is owned by the Company according to the laws of the People's Republic of China and other applicable laws. The Company reserves all rights under such laws and no Intellectual Property Rights are transferred (either wholly or partially) or licensed by the Company (either expressly or impliedly) herein. The names and brands of third party referred thereto (if any) are the property of their respective owner and referred to for identification purposes only.

To the maximum extent permitted by applicable law, the Company makes no representations or warranties of any kind, express or implied, with regard to the merchantability and the fitness for a particular purpose of the Product, nor does the Company assume any liability arising out of the application or use of any Product. Any information provided in this document is provided only for reference purposes. It is the sole responsibility of the user of this document to determine whether the Product is suitable and fit for its applications and products planned, and properly design, program, and test the functionality and safety of its applications and products planned using the Product. the Product is designed, developed, and/or manufactured for ordinary business, industrial, personal, and/or household applications only, and the Product is not designed or intended for use in (i) safety critical applications such as weapons systems, nuclear facilities, atomic energy controller, aeronautic or aerospace applications, pollution control or hazardous substance management; (ii) life-support systems, other medical equipment or systems (including life support equipment and surgical implants); and/or (iii) other uses where the failure of the device or the Product can reasonably be expected to result in personal injury, death, or severe property or environmental damage (collectively "Unintended Uses"). Customers shall take any and all actions to ensure the Product meets the applicable laws and regulations. The Company is not liable for, in whole or in part, and customers shall hereby release the Company as well as its suppliers and/or distributors from, any claim, damage, or other liability arising from or related to all Unintended Uses of the Product. Customers shall indemnify and hold the Company, and its officers, employees, subsidiaries, affiliates as well as its suppliers and/or distributors harmless from and against all claims, costs, damages, and other liabilities, including claims for personal injury or death, arising from or related to any Unintended Uses of the Product.

While the Company has implemented advanced security features, the Product may be subject to unidentified vulnerabilities. Customers are responsible for the design and operation of their applications and products to reduce the effect of these vulnerabilities on Customer's applications and products, and to the maximum extent permitted by applicable law, the Company accepts no liability for any vulnerability that is discovered. Customers should implement appropriate design and operating safeguards to minimize the risks associated with their applications and products.

Information in this document is provided solely in connection with the Product. The Company reserves the right to make changes, corrections, modifications or improvements to this document and the Product described herein at any time without notice. The Company shall have no responsibility whatsoever for conflicts or incompatibilities arising from future changes to them. Information in this document supersedes and replaces information previously supplied in any prior versions of this document.

© 2026 GigaDevice Semiconductor Inc. - All rights reserved