GigaDevice Semiconductor Inc.

GD32E232 芯片使用限制

勘误手册

1.1 版本

(2025 年 6 月)

目录

目录 2

图索引 4

表索引 5

1. 前言 6

1.1. 芯片版本定义 6

1.2. 芯片使用限制总览 6

2. 芯片使用限制描述 8

2.1. System 8

2.1.1. 当 CPU 在闪存中执行擦除/编程操作时，DMA 传输会被阻塞 8

2.2. FMC 8

2.2.1. 当执行双字编程操作时，如果待编程地址处的其中一个字为 0xFFFFFFFF，那么对该地址执行双字编程操作不会使 PGERR 位置位 8

2.3. PMU 8

2.3.1. 在进入待机模式前后，若存在频繁唤醒信号会导致 MCU 不能被唤醒 8

2.4. RCU 9

2.4.1. 当 DSLP_HOLD 置位时，MCU 在进入深度睡眠模式后无法被唤醒 9

2.5. ADC 9

2.5.1. 当 ADC 时钟相较于 PCLK 时钟慢很多时，会出现 ADC 数据采集错误 9

2.6. DAC 9

2.6.1. 在 DAC 噪声模式下，当配置(DH+DWBW)值超过 4095 时，会导致 DAC 输出电压出现异常断点 9

2.6.2. 当 DAC 禁能时且 DAC 通道引脚接高电平时，会存在 20uA 左右漏电 10

2.7. TIMER 10

2.7.1. 在开启输出比较影子寄存器功能时，使用定时器捕获/比较事件触发 DMA 传输会导致数据丢失 10

2.8. I2C 10

2.8.1. 由于 BTC 未清除导致多读回一个数据 10

2.8.2. SAM_V 模式下，90ms 超时中断无法被进入 11
2.8.3. 将 I2CEN 从禁能状态转为使能状态，会概率性发送一个额外的 start 信号 11
2.8.4. 在 I2C 作从机通信的过程中，如果 SCL 和 SDA 同时拉低会导致总线错误的进入延展状态 .. 11
2.8.5. SCL 被拉低时，除第一个超时时间为 25ms 外，以后的超时时间都是 130ms 11
2.9. CLA 12
2.9.1. CLA 复位保持功能失效 12
2.10. VREF 12
2.10.1. 当 VREF 禁能时且将 VREFP 连接至 VDD 或 VDDA 时，会存在漏电 12
3. 版本历史 13

图索引

图 1-1. GD32E232 的芯片修订版本 6

表索引

表 1-1. 适用产品 6
表 1-2. 芯片使用限制 6

1. 前言

该文档适用于 GD32E232 产品，具体参考*表 1-1. 适用产品*。该文档提供了在使用 GD32 MCU 过程中需要注意的技术细节，以及相关问题的解决方案。

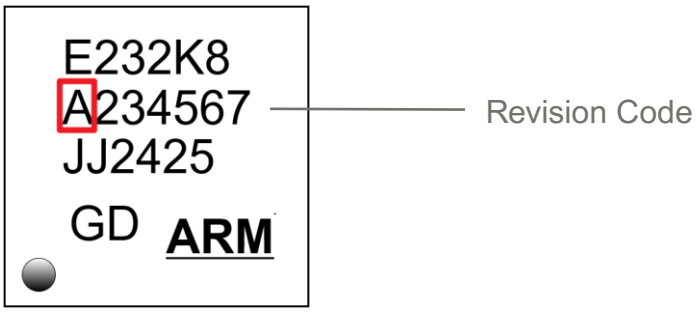
表 1-1. 适用产品

类型	产品系列
MCU	GD32E232xx 系列

1.1. 芯片版本定义

可通过芯片丝印上的标记来确定当前芯片的版本。丝印上第 2 行的第 1 个编码表示芯片当前版本，如*图 1-1. GD32E232 的芯片修订版本*所示。

图 1-1. GD32E232 的芯片修订版本



1.2. 芯片使用限制总览

GD32E232 芯片使用限制参考*表 1-2. 芯片使用限制*。关于芯片使用限制的更多详细信息请参考第 2 章。

表 1-2. 芯片使用限制

模块	使用限制	解决方案
		修订版本 A
System	*当 CPU 在闪存中执行擦除/编程操作时，DMA 传输会被阻塞*	Y
FMC	*当执行双字编程操作时，如果待编程地址处的其中一个字为 0xFFFFFFFF，那么对该地址执行双字编程操作不会使 PGERR 位置位*	Y
PMU	*在进入待机模式前后，若存在频繁唤醒信号会导致 MCU 不能被唤醒*	N
RCU	*当 DSLP_HOLD 置位时，MCU 在进入深度睡眠模式后无法被唤醒*	Y
ADC	*当 ADC 时钟相较于 PCLK 时钟慢很多时，会出现 ADC 数据采集错误*	Y
DAC	*在 DAC 噪声模式下，当配置(DH+DWBW)值超过 4095 时，会导致 DAC 输出电压出现异常断点*	Y

	当 DAC 禁能时且 DAC 通道引脚接高电平时，会存在 20uA 左右漏电	Y
TIMER	*在开启输出比较影子寄存器功能时，使用定时器捕获/比较事件触发 DMA 传输会导致数据丢失*	Y
I2C	*由于 BTC 未清除导致多读回一个数据*	Y
	SAM_V 模式下，90ms 超时中断无法被进入	Y
	将 I2CEN 从禁能状态转为使能状态，会概率性发送一个额外的 start 信号	N
	在 I2C 作从机通信的过程中，如果 SCL 和 SDA 同时拉低会导致总线错误的进入延展状态	Y
	SCL 被拉低时，除第一个超时时间为 25ms 外，以后的超时时间都是 130ms	Y
CLA	*CLA 复位保持功能失效*	N
VREF	*当 VREF 禁能时且将 VREFP 连接至 VDD 或 VDDA 时，会存在漏电*	N

注意：

Y = 存在使用限制且存在解决方案

N = 存在使用限制但不存在解决方案

'--' = 使用限制已修复

2. 芯片使用限制描述

2.1. System

2.1.1. 当 CPU 在闪存中执行擦除/编程操作时，DMA 传输会被阻塞

描述与影响

当 CPU 在闪存中执行闪存擦除/编程操作时，由于总线被闪存操作锁住，导致 DMA 传输会被阻塞。

解决方案

在进行工程链接时，将中断向量表，所有中断处理函数以及 Flash 擦除/编程操作分散加载到 SRAM，即将中断处理程序及闪存擦除/编程相关的程序放到 SRAM 中执行。

2.2. FMC

2.2.1. 当执行双字编程操作时，如果待编程地址处的其中一个字为 0xFFFFFFFF，那么对该地址执行双字编程操作不会使 PGERR 位置位

描述与影响

当执行双字编程操作时，如果待编程地址处的其中一个字为 0xFFFFFFFF，那么对该地址执行双字编程操作不会让 PGERR 位置位，且编入的数据有误。例如，0x08001000 地址处的值为 0xFFFFFFFF A55AA55A，则下次对 0x08001000 处的双字编程操作不会置位 PGERR。

解决方案

在编程前保证地址处的数据为空。在对同一地址进行编程前，需先对该地址区执行一次擦除操作。

2.3. PMU

2.3.1. 在进入待机模式前后，若存在频繁唤醒信号会导致 MCU 不能被唤醒

描述与影响

当通过复位内部信号 STBY_CTL 进入待机模式时，如果存在小于 100ns 的毛刺信号，将会导致 MCU 无法被唤醒，因为窄的毛刺信号会导致内核电压异常。

注意：Tglitch 是 STBY_CTL 低电平与唤醒信号(PA0 高电平)之间的时间。

解决方案

无规避方案。

2.4. RCU

2.4.1. 当 DSLP_HOLD 置位时，MCU 在进入深度睡眠模式后无法被唤醒

描述与影响

当 DSLP_HOLD 位被置位，并在深度睡眠模式下调试 MCU 时，MCU 将无法被唤醒。

解决方案

当 DSLP_HOLD 位置位以使能低功耗调试时，应用程序需在进入深度睡眠模式前将系统时钟切换至 IRC8M。

2.5. ADC

2.5.1. 当 ADC 时钟相较于 PCLK 时钟慢很多时，会出现 ADC 数据采集错误

描述与影响

当 ADC 时钟相较于 PCLK 时钟慢很多时，在 EOC 置位后立刻读取 ADC_RDATA 寄存器会导致数据采集错误。

解决方案

在 EOC 标志置位后，延迟 2 个 ADC 时钟后再读取 ADC_RDATA 寄存器。

2.6. DAC

2.6.1. 在 DAC 噪声模式下，当配置(DH+DWBW)值超过 4095 时，会导致 DAC 输出电压出现异常断点

描述与影响

当 DAC 配置为噪声模式且 DAC 输出值设置为较大值时，叠加值(DH+DWBW)将超过最大值 4095，导致 DAC 输出信号出现零电压异常断点。

解决方案

配置 DAC 输出值和噪声波峰值时，避免叠加值(DH+DWBW)溢出。

2.6.2. 当 DAC 禁能时且 DAC 通道引脚接高电平时，会存在 20uA 左右漏电

描述与影响

当 DAC 禁能时且 DAC 通道引脚(PA4 / PA5 / PA6 / PA7)接高电平时，由于芯片内部存在 DAC 引脚到 VSS 的下拉通路，下拉阻抗约为 160K，设计不当会影响功耗和管脚输入识别。

解决方案

DAC 通道引脚(PA4 / PA5 / PA6 / PA7)不使用 DAC 模式时，避免内外部上拉模式的应用场景。

2.7. TIMER

2.7.1. 在开启输出比较影子寄存器功能时，使用定时器捕获/比较事件触发 DMA 传输会导致数据丢失

描述与影响

当使用定时器捕获/比较事件触发 DMA 传输并且开启了输出比较影子寄存器功能时，DMA 传输数据 0x00 到 TIMERx_CHyCV 寄存器将会导致 0x00 之后的第二个数据丢失。

解决方案

使用以下方法之一：

1) 在 DMA 传输缓冲区中避免使用数据 0x00；
2) 0x00 之后的第二个数据传输两次；
3) 使用定时器更新事件触发 DMA 传输。

2.8. I2C

2.8.1. 由于 BTC 未清除导致多读回一个数据

描述与影响

当 RBNE 置位且 BTC 未置位时，如果在读取 I2C_DATA 寄存器数据之前发生中断且在中断处理过程中 BTC 标志被置位，那么 I2C 将额外读取一个数据，原因是只读取数据操作无法清除 BTC 标志。

解决方案

1) 使用中断方法读取 I2C_DATA 寄存器(需要更高的中断优先级)；
2) 使用 DMA 方法读取 I2C_DATA 寄存器(推荐)。

2.8.2. SAM_V 模式下，90ms 超时中断无法被进入

描述与影响

当使能 SAM_V 接口超时检测功能时，90ms 超时中断无法被进入。

解决方案

通过置位 SMBSEL 和 SMBEN 使能 SMBUS 主机模式，并禁能 STOEN。

2.8.3. 将 I2CEN 从禁能状态转为使能状态，会概率性发送一个额外的 start 信号

描述与影响

将 I2CEN 从禁能状态转为使能状态，会概率性发出一个额外的 start 信号。

解决方案

无规避方案。

2.8.4. 在 I2C 作从机通信的过程中，如果 SCL 和 SDA 同时拉低会导致总线错误的进入延展状态

描述&影响

I2C 作为从机通信过程中，如果 SCL 和 SDA 拉低的时间间隔<=2 个 PCLK 时钟周期，会导致芯片错误的进入延展状态。

解决方案

1) 如果使用 I2C 模式，需要应用代码监控 SCL 是否处于延展状态，如果是则重新初始化 I2C 模块；
2) 如果使用 SMBUS 模式，该模式具有 25ms 超时检测功能，延展时间超过 25ms 会自动释放总线，需要中断处理 flag。

2.8.5. SCL 被拉低时，除第一个超时时间为 25ms 外，以后的超时时间都是 130ms

描述&影响

当工作在 I2C 模式下且使能了 TOEN 功能，或者工作在 SMBUS 模式下时，当 SCL 被持续拉低时，除第一个超时时间为 25ms 外，以后的超时时间都是 130ms。

解决方案

无规避方案。

2.9. CLA

2.9.1. CLA 复位保持功能失效

描述与影响

当 PIN_RSTMD 位置位时，在发生任何复位后，CLA 输出都无法保持。

解决方案

无规避方案。

2.10. VREF

2.10.1. 当 VREF 禁能时且将 VREFP 连接至 VDD 或 VDDA 时，会存在漏电

描述与影响

当 VREF 禁能(VREF_EN = 0)且将 VREFP 连接至 VDD 或 VDDA 时，由于芯片内部存在 VREFP 引脚到 VSS 的下拉通路，会导致存在 120uA 左右漏电，影响系统功耗。

解决方案

无规避方案。对功耗有要求的应用，不建议将 VREFP 直接接到 VDD / VDDA。

3. 版本历史

表 3-1. 版本历史

版本号.	说明	日期
1.0	首次发布	2024 年 8 月 22 日
1.1	1. 删除 RCU 使用限制，***当 LXTAL 意外停振时，禁能 LXTAL 无法清除 LXTALSTB 位*** 2. 删除 I2C 使用限制，***I2C 主机在仲裁丢失时，无法发起新的访问*** 3. 更新 DAC 限制描述和解决方案，参考***当 DAC 禁能时且 DAC 通道引脚接高电平时，会存在 20uA 左右漏电*** 4. 更新 I2C 限制解决方案，参考 ***SCL 被拉低时，除第一个超时时间为 25ms 外，以后的超时时间都是 130ms*** 5. 添加 I2C 模块使用限制，参考 ***I2C 作为从机通信过程中如果 SCL 和 SDA 同时拉低会导致总线错误进入延展状态***	2025 年 6 月 11 日

Important Notice

This document is the property of GigaDevice Semiconductor Inc. and its subsidiaries (the "Company"). This document, including any product of the Company described in this document (the "Product"), is owned by the Company according to the laws of the People's Republic of China and other applicable laws. The Company reserves all rights under such laws and no Intellectual Property Rights are transferred (either wholly or partially) or licensed by the Company (either expressly or impliedly) herein. The names and brands of third party referred thereto (if any) are the property of their respective owner and referred to for identification purposes only.

To the maximum extent permitted by applicable law, the Company makes no representations or warranties of any kind, express or implied, with regard to the merchantability and the fitness for a particular purpose of the Product, nor does the Company assume any liability arising out of the application or use of any Product. Any information provided in this document is provided only for reference purposes. It is the sole responsibility of the user of this document to determine whether the Product is suitable and fit for its applications and products planned, and properly design, program, and test the functionality and safety of its applications and products planned using the Product. The Product is designed, developed, and/or manufactured for ordinary business, industrial, personal, and/or household applications only, and the Product is not designed or intended for use in (i) safety critical applications such as weapons systems, nuclear facilities, atomic energy controller, combustion controller, aeronautic or aerospace applications, traffic signal instruments, pollution control or hazardous substance management; (ii) life-support systems, other medical equipment or systems (including life support equipment and surgical implants); (iii) automotive applications or environments, including but not limited to applications for active and passive safety of automobiles (regardless of front market or aftermarket), for example, EPS, braking, ADAS (camera/fusion), EMS, TCU, BMS, BSG, TPMS, Airbag, Suspension, DMS, ICMS, Domain, ESC, DCDC, e-clutch, advanced-lighting, etc.. Automobile herein means a vehicle propelled by a self-contained motor, engine or the like, such as, without limitation, cars, trucks, motorcycles, electric cars, and other transportation devices; and/or (iv) other uses where the failure of the device or the Product can reasonably be expected to result in personal injury, death, or severe property or environmental damage (collectively "Unintended Uses"). Customers shall take any and all actions to ensure the Product meets the applicable laws and regulations. The Company is not liable for, in whole or in part, and customers shall hereby release the Company as well as its suppliers and/or distributors from, any claim, damage, or other liability arising from or related to all Unintended Uses of the Product. Customers shall indemnify and hold the Company, and its officers, employees, subsidiaries, affiliates as well as its suppliers and/or distributors harmless from and against all claims, costs, damages, and other liabilities, including claims for personal injury or death, arising from or related to any Unintended Uses of the Product.

Information in this document is provided solely in connection with the Product. The Company reserves the right to make changes, corrections, modifications or improvements to this document and the Product described herein at any time without notice. The Company shall have no responsibility whatsoever for conflicts or incompatibilities arising from future changes to them. Information in this document supersedes and replaces information previously supplied in any prior versions of this document.

© 2026 GigaDevice Semiconductor Inc. - All rights reserved