GigaDevice Semiconductor Inc.

GD32H77x_78x 芯片使用限制

勘误手册

1.0 版本

(2026 年 11 月)

目录

目录 2

图索引 4

表索引 5

1. 前言 6

1.1. 芯片版本定义 6

1.2. 芯片使用限制总览 6

2. 芯片使用限制描述 8

2.1. NVMC 8
2.1.1. 在进行 ECNVM/CNVM 地址读访问时，实际一次会读取至少 256 bit 的数据 8
2.1.2. ECNVM 编程前对目标区域进行硬件查空，如果目标区域存在 ECC 错误，则 ECC 标志置起但 ECC 地址记录错误 8

2.2. USART 9
2.2.1. 使用硬件流控方式时，USART 的高波特率会造成数据丢失 9

2.3. SPI 9
2.3.1. 接收 FIFO 满时收 CRC 会导致接收上溢 9
2.3.2. SPI 发送器的 DMA 请求信号可能会无法被 DMA 响应 9
2.3.3. 主机全双工模式下，TxFIFO 中发送的数据和 RxFIFO 接收的对应数据是按字节倒序的 9
2.3.4. 从机 TI 模式下，发生帧格式错误时 SPI 无法正常工作 10

2.4. I2S 10
2.4.1. 当第一帧左声道出现发送下溢时，清除不及时会导致左右声道数据互换 10
2.4.2. 当数据长度为 16 位且发生接收上溢，清除不及时会导致多丢 2 帧数据 10

2.5. OSPI 11
2.5.1. CPU 运行在最高频率时，OSPI 工作频率无法配置到最高 200MHz 11

2.6. SDIO 11
2.6.1. 读等待期间的同步中断延迟触发 11

2.7. ESC 11
2.7.1. SYNC0 信号用作中断 IRQ 信号时，可能导致中断响应异常 11

2.8. USBHS 12
2.8.1. USBHS 全速 PHY 接 HUB，再接低速设备枚举或通信大概率失败 12
2.9. Core 12
3. 版本历史 13

图索引

图 1-1. GD32H77x_78x 的芯片修订版本 6

表索引

表 1-1. 适用产品 6
表 1-2. 芯片使用限制 6
表 3-1. 版本历史 13

1. 前言

该文档适用于 GD32H77x_78x 产品，具体参考*表 1-1. 适用产品*。该文档提供了在使用 GD32 MCU 过程中需要注意的技术细节，以及相关问题的解决方案。

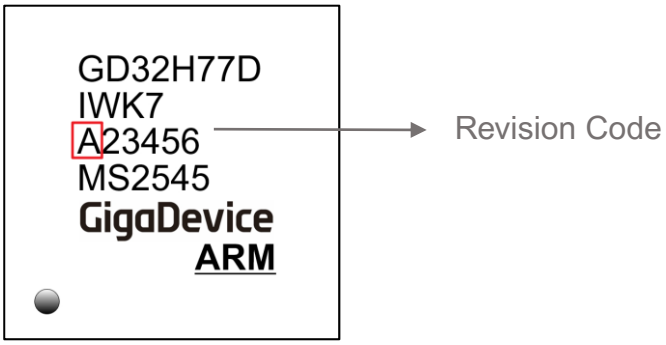
表 1-1. 适用产品

类型	产品系列
MCU	GD32H779xx 系列
	GD32H77Dxx 系列
	GD32H77Exx 系列
	GD32H77Rxx 系列
	GD32H789xx 系列
	GD32H78Dxx 系列
	GD32H78Exx 系列

1.1. 芯片版本定义

可通过芯片丝印上的标记来确定当前芯片的版本。丝印上第 3 行的第 1 个编码表示芯片当前版本，如*图 1-1. GD32H77x_78x 的芯片修订版本*所示。

图 1-1. GD32H77x_78x 的芯片修订版本



1.2. 芯片使用限制总览

GD32H77x_78x 芯片使用限制参考*表 1-2. 芯片使用限制*。关于芯片使用限制的更多详细信息请参考第 2 章。

表 1-2. 芯片使用限制

模块	使用限制	解决方案
		修订版本 B
NVMC	*在进行 ECNVM/CNVM 地址读访问时，实际一次会读取至少 256 bit 的数据*	N
	ECNVM 编程前对目标区域进行硬件查空，如果目标区域存在 ECC 错误，	Y

模块	使用限制	解决方案 修订版本 B
	则 ECC 标志置起但 ECC 地址记录错误	
USART	*使用硬件流控方式时，USART 的高波特率会造成数据丢失*	Y
SPI	*接收 FIFO 满时收 CRC 会导致接收上溢*	Y
	SPI 发送器的 DMA 请求信号可能会无法被 DMA 响应	Y
	主机全双工模式下，TxFIFO 中发送的数据和 RxFIFO 接收的对应数据是按字节倒序的	Y
	从机 TI 模式下，发生帧格式错误时 SPI 无法正常工作	N
I2S	*当第一帧左声道出现发送下溢时，清除不及时会导致左右声道数据互换*	Y
	当数据长度为 16 位且发生接收上溢，清除不及时会导致多丢 2 帧数据	N
OSPI	*CPU 运行在最高频率时，OSPI 工作频率无法配置到最高 200MHz*	N
SDIO	*读等待期间的同步中断延迟触发*	N
ESC	*SYNC0 信号用作中断 IRQ 信号时，可能导致中断响应异常*	N
USBHS	*USBHS 全速 PHY 接 HUB，再接低速设备枚举或通信大概率失败*	N

注意：

Y = 存在使用限制且存在解决方案

N = 存在使用限制但不存在解决方案

'--' = 使用限制已修复

2. 芯片使用限制描述

2.1. NVMC

2.1.1. 在进行 ECNVM/CNVM 地址读访问时，实际一次会读取至少 256 bit 的数据

描述与影响

在进行 ECNVM/CNVM 地址读访问时，实际一次会读取至少 256 bit 的数据。例如，当 ECNVM 缓冲区预取功能关闭时，读 ECNVM 地址 0x08200000，实际会读取 256bit 数据到当前缓冲区。此时，若地址 0x08200010 处发生了 ECC 错误，则会导致系统报 Flash ECC 错误。同理，当 ECNVM 缓冲区预取配置为预取 1 行或 3 行时，则一次读取访问，实际会读 256*2 或 256*4 bit 数据。这可能会带来应用上使用的一些限制，比如 ECNVM 模拟 EEPROM。

例如，当 CPU 缓冲区/通用缓冲区大小配置为 256bit 时，读 CNVM 地址 0x08000000，实际会读取 256bit 数据到 CPU/通用缓冲区，此时，若地址 0x08000010 处发生了 ECC 错误，则会导致系统报 CNVM ECC 错误。

注意：只有 GD32H77xxW/GD32H78xxW 架构支持 ECNVM ECC 功能。

解决方案

无解决方案。

2.1.2. ECNVM 编程前对目标区域进行硬件查空，如果目标区域存在 ECC 错误，则 ECC 标志置起但 ECC 地址记录错误

描述与影响

ECNVM 编程前对目标区域进行硬件查空（PGCHEN=1），如果目标区域存在 ECC 错误，则 ECC 标志置起但 ECC 地址记录错误

注意：只有 GD32H77xxW/GD32H78xxW 架构支持 ECNVM ECC 功能。

解决方案

以上问题发生时，首先清除 ECC 标志，然后软件对编程区域的首地址进行一次 32 位地址对齐读操作，如果 ECC 标志置位（ECCDET=1），则此次 ECC 错误地址即为上述问题发生时的 ECC 错误地址。

2.2. USART

2.2.1. 使用硬件流控方式时，USART 的高波特率会造成数据丢失

描述与影响

使用硬件流控方式时，当 USART 工作在高波特率通信时，由于 CTS 未及时拉低（流控不及时），会导致数据丢失。

解决方案

不使用高波特率，或者在高波特率情况下使用 2bit 停止位。流控模式且用 1stop 位时，波特率限制在 4.4MHz（APB2 = 300MHz）和 2.2MHz（APB1 = 150MHz）以内。

2.3. SPI

2.3.1. 接收 FIFO 满时收 CRC 会导致接收上溢

描述与影响

开启 CRC 使能时，当接收 FIFO 满时收 CRC 会导致接收上溢标志（RXORERR）置位。

解决方案

开启 CRC 使能时，软件应及时读走接收数据，尽量保持 RxFIFO 非满的状态。

2.3.2. SPI 发送器的 DMA 请求信号可能会无法被 DMA 响应

描述与影响

SPI 在 TxFIFO 为空或低于阈值时，会向 DMA 发出数据请求信号。在 SPI 传输间隙关闭 SPI DMA 使能位时，SPI 侧可能已经产生了一个未被 DMA 响应的请求信号，会导致后续 DMA 无法响应 SPI 侧发出的新的 DMA 请求。

解决方案

在关闭 SPI DMA 功能使能后，软件主动向 TxFIFO 写入一个 dummy 数据（如，0xFF）。

2.3.3. 主机全双工模式下，TxFIFO 中发送的数据和 RxFIFO 接收的对应数据是按字节倒序的

描述与影响

主机全双工模式下，TxFIFO 中发送的数据和 RxFIFO 接收的对应数据是按字节倒序的。

解决方案

在发送数据前对待发送数据作字节倒序处理，或接收数据后对接收数据作字节倒序处理。

2.3.4. 从机 TI 模式下，发生帧格式错误时 SPI 无法正常工作

描述与影响

从机 TI 模式下，发生帧格式错误时 SPI 无法正常工作。

解决方案

无规避方案。不使用从机 TI 模式。

2.4. I2S

2.4.1. 当第一帧左声道出现发送下溢时，清除不及时会导致左右声道数据互换

描述与影响

I2S 作从机发送，当第一帧左声道出现发送下溢时，若发送下溢标志（TXURERR）未及时清除，会导致左右声道数据互换。

注意：以上问题只针对第一帧左声道发生下溢的情况，在数据传输过程中发生发送下溢不存在以上问题。

解决方案

提前向 TxFIFO 中写入数据，确保第一帧不出现发送下溢。

2.4.2. 当数据长度为 16 位且发生接收上溢，清除不及时会导致多丢 2 帧数据

描述与影响

当数据长度为 16 位且发生接收上溢，若接收上溢标志（RXORERR）未及时清除，会导致多丢 2 帧数据。

解决方案

无规避方案。根据应用场景进行评估。如，当 I2S 用作音频数据通信时，以上问题对应用影响较小。

2.5. OSPI

2.5.1. CPU 运行在最高频率时，OSPI 工作频率无法配置到最高 200MHz

描述与影响

OSPI 的时钟源为 CK_AHB 或 CK_PLL0Q。在 DTR 模式下，OSPI 时钟预分频器（OSPI_DCFG1.PSC）必须配置为偶数分频。因此，当 CPU 和 AHB 分别运行在各自的最高频率时，无论选择哪种时钟源，OSPI 的最高工作频率均受到以下限制：

设备及其运行模式	CPU 频率	AHB 频率	OSPI 最高工作频率
GD32H77x	600MHz	300MHz	150MHz
GD32H78x 普通模式	700MHz	350MHz	175MHz
GD32H78x 高性能模式	750MHz	375MHz	187.5MHz

解决方案

无规避方案。当 OSPI 通信速率需要配置为 200MHz 时，OSPI 时钟源需要选择 CK_PLL0Q，并将 CK_PLL0Q 配置到 400MHz，然后通过 OSPI_DCFG1.PSC 做 2 分频。当 OSPI 时钟源选择为 CK_PLL0Q 时，系统时钟也必须配置到 400MHz。

2.6. SDIO

2.6.1. 读等待期间的同步中断延迟触发

描述与影响

读等待功能配置为停止时钟模式，即 RWTYPE=1。读等待功能生效时所在块间隔（block gap）若发生 D1 线的中断事件，那么中断标志位（SDIOINT）会在读等待停止后置位，即时钟恢复后置位。

解决方案

无规避方案。

2.7. ESC

2.7.1. SYNC0 信号用作中断 IRQ 信号时，可能导致中断响应异常

描述与影响

SYNC0 信号用作中断 IRQ 信号时，由于该 IRQ 持续时间可由软件配置，当 IRQ 信号持续时

间过短，可能导致 CPU 没有响应该中断；当 IRQ 持续时间过长，可能导致 CPU 在退出中断后二次进入。

解决方案

无规避方案。

2.8. USBHS

2.8.1. USBHS 全速 PHY 接 HUB，再接低速设备枚举或通信大概率失败

描述与影响

USBHS 全速 PHY 通过 HUB 接低速设备，会导致低速设备枚举或通信大概率失败。

解决方案

无规避方案。建议 USBHS 全速 PHY 不要使用 HUB 连接低速设备。

2.9. Core

关于 Cortex-M7(r1p2)的限制，请参考"Cortex-M7 (AT610) and Cortex-M7 with FPU (AT611) Software Developer Errata Notice"。该文档可在 ***ARM 官方网站***下载。

3. 版本历史

表 3-1. 版本历史

版本号.	说明	日期
1.0	首次发布	2026 年 11 月 9 日

Important Notice

This document is the property of GigaDevice Semiconductor Inc. and its subsidiaries (the "Company"). This document, including any product of the Company described in this document (the "Product"), is owned by the Company according to the laws of the People's Republic of China and other applicable laws. The Company reserves all rights under such laws and no Intellectual Property Rights are transferred (either wholly or partially) or licensed by the Company (either expressly or impliedly) herein. The names and brands of third party referred thereto (if any) are the property of their respective owner and referred to for identification purposes only.

To the maximum extent permitted by applicable law, the Company makes no representations or warranties of any kind, express or implied, with regard to the merchantability and the fitness for a particular purpose of the Product, nor does the Company assume any liability arising out of the application or use of any Product. Any information provided in this document is provided only for reference purposes. It is the sole responsibility of the user of this document to determine whether the Product is suitable and fit for its applications and products planned, and properly design, program, and test the functionality and safety of its applications and products planned using the Product. The Product is designed, developed, and/or manufactured for ordinary business, industrial, personal, and/or household applications only, and the Product is not designed or intended for use in (i) safety critical applications such as weapons systems, nuclear facilities, atomic energy controller, combustion controller, aeronautic or aerospace applications, traffic signal instruments, pollution control or hazardous substance management; (ii) life-support systems, other medical equipment or systems (including life support equipment and surgical implants); (iii) automotive applications or environments, including but not limited to applications for active and passive safety of automobiles (regardless of front market or aftermarket), for example, EPS, braking, ADAS (camera/fusion), EMS, TCU, BMS, BSG, TPMS, Airbag, Suspension, DMS, ICMS, Domain, ESC, DCDC, e-clutch, advanced-lighting, etc.. Automobile herein means a vehicle propelled by a self-contained motor, engine or the like, such as, without limitation, cars, trucks, motorcycles, electric cars, and other transportation devices; and/or (iv) other uses where the failure of the device or the Product can reasonably be expected to result in personal injury, death, or severe property or environmental damage (collectively "Unintended Uses"). Customers shall take any and all actions to ensure the Product meets the applicable laws and regulations. The Company is not liable for, in whole or in part, and customers shall hereby release the Company as well as its suppliers and/or distributors from, any claim, damage, or other liability arising from or related to all Unintended Uses of the Product. Customers shall indemnify and hold the Company, and its officers, employees, subsidiaries, affiliates as well as its suppliers and/or distributors harmless from and against all claims, costs, damages, and other liabilities, including claims for personal injury or death, arising from or related to any Unintended Uses of the Product.

Information in this document is provided solely in connection with the Product. The Company reserves the right to make changes, corrections, modifications or improvements to this document and the Product described herein at any time without notice. The Company shall have no responsibility whatsoever for conflicts or incompatibilities arising from future changes to them. Information in this document supersedes and replaces information previously supplied in any prior versions of this document.

© 2026 GigaDevice Semiconductor Inc. - All rights reserved