GigaDevice Semiconductor Inc.

GD32W51x 芯片使用限制

勘误手册

1.1 版本

(2025 年 2 月)

目录

目录 2

图索引 4

表索引 5

1. 前言 6

1.1. 芯片版本定义 6

1.2. 芯片使用限制总览 6

2. 芯片使用限制描述 8

2.1. ICACHE 8

2.1.1. 当使用 ICACHE 进行 SQPI 访问时，如果发生跨页边界访问，则存在概率性数据读取错误 ... 8

2.2. PMU 8

2.2.1. 在进入待机模式前后，若存在频繁唤醒信号会导致 MCU 不能被唤醒 8

2.2.2. 待机模式下 IRC32K 时钟频率不准确 8

2.2.3. MCU 复位后功耗状态可能不正确 9

2.3. RCU 9

2.3.1. 当 DSLP_HOLD 置位时，MCU 在进入深度睡眠模式后无法被唤醒 9

2.4. TIMER 9

2.4.1. 在开启输出比较影子寄存器功能时，使用 timer 捕获/比较事件触发 DMA 传输会导致数据丢失 9

2.5. USART 10

2.5.1. 当 USART 被配置为半双工单线模式并且 TX / RX 引脚功能互换时，发送和接收的数据极性不一致 10

2.5.2. 静默模式下，唤醒地址发生噪声错误，帧错误和奇偶校验错误时，对应的错误标志位会置 1 10

2.5.3. 在深度睡眠模式下，唤醒帧引起的奇偶校验错误将设置 PERR 位 10

2.5.4. 当停止位配置为 2 位时，帧错误只在第一个停止位上被检测 10

2.6. I2C 11

2.6.1. 当 I2C 工作在 7/10 地址从模式，收到异常时序会导致芯片 SDA 卡死 11

2.6.2. I2C0 地址匹配唤醒 MCU 后，会导致 I2C 总线运行出错 11

2.7. SPI 11
2.7.1. 在 SPI CRC 功能使能的情况下，SPI 从只接收模式切换到只发送模式时，会导致 CRCERR 置位 11
2.8. QSPI 12
2.8.1. QSPI 传输超时事件与总线读取存储器操作同时发生时，会导致总线卡死 12
2.9. SDIO 12
2.9.1. 在 SDIO 多线模式(4-bit 或 8-bit 数据宽度)下，完成数据接收后，如果未及时清空 FIFO 且后续仍有数据到达，将导致 STBITE 错误一直置位 12
2.10. USBFS 13
2.10.1. USBFS-OTG 在通过 HUB 与低速设备通信时，数据传输异常 13
2.10.2. USBFS-OTG 挂起状态进入时间不是 3ms 而是 6ms 13
2.11. TSI 13
2.11.1. 上升沿触发模式下，TSI 电荷转移序列启动功能异常 13
2.12. PKCAU 14
2.12.1. 当 PKCAU 模块正在执行运算时，MCU 无法进入深度睡眠模式 14
2.13. Core 14
2.13.1. 访问权限错误优先于未对齐的设备内存错误 14
3. 版本历史 15

图索引

图 1-1. GD32W51x 的芯片修订版本 6

表索引

表 1-1. 适用产品 6
表 1-2. 芯片使用限制 6

1. 前言

该文档适用于 GD32W51x 产品，具体参考*表 1-1. 适用产品*。该文档提供了在使用 GD32 MCU 过程中需要注意的技术细节，以及相关问题的解决方案。

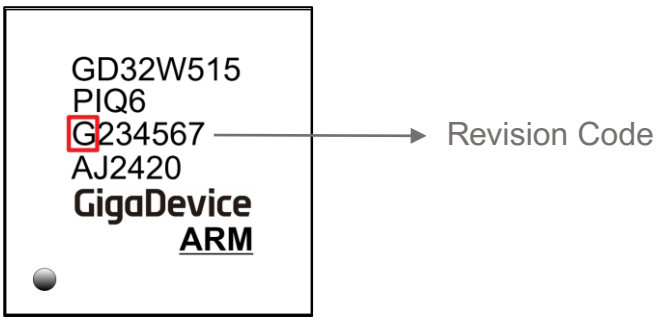
表 1-1. 适用产品

类型	产品系列
MCU	GD32W515xx 系列

1.1. 芯片版本定义

可通过芯片丝印上的标记来确定当前芯片的版本。丝印上第 3 行的第 1 个编码表示芯片当前版本，如*图 1-1. GD32W51x 的芯片修订版本*所示。

图 1-1. GD32W51x 的芯片修订版本



1.2. 芯片使用限制总览

GD32W51x 芯片使用限制参考*表 1-2. 芯片使用限制*。关于芯片使用限制的更多详细信息请参考第 2 章。

表 1-2. 芯片使用限制

模块	使用限制	解决方案	
		修订版本 G	修订版本 H
ICACHE	*当使用 ICACHE 进行 SQPI 访问时，如果发生跨页边界访问，则存在概率性数据读取错误*	Y	Y
PMU	*在进入待机模式前后，若存在频繁唤醒信号会导致 MCU 不能被唤醒*	N	N
	待机模式下 IRC32K 时钟频率不准确	N	N
	MCU 复位后功耗状态可能不正确	Y	Y
RCU	*当 DSLP_HOLD 置位时，MCU 在进入深度睡眠模式后无法被唤醒*	Y	Y
TIMER	*在开启输出比较影子寄存器功能时，使用 timer 捕获/比较事*	Y	Y

	件触发 DMA 传输会导致数据丢失		
USART	*当 USART 被配置为半双工单线模式并且 TX / RX 引脚功能互换时，发送和接收的数据极性不一致*	Y	Y
	静默模式下，唤醒地址发生噪声错误，帧错误和奇偶校验错误时，对应的错误标志位会置 1	N	N
	在深度睡眠模式下，唤醒帧引起的奇偶校验错误将设置 PERR 位	N	N
	当停止位配置为 2 位时，帧错误只在第一个停止位上被检测	N	N
I2C	*当 I2C 工作在 7/10 地址从模式，收到异常时序会导致芯片 SDA 卡死*	N	N
	I2C0 地址匹配唤醒 MCU 后，会导致 I2C 总线运行出错	Y	Y
SPI	*在 SPI CRC 功能使能的情况下，SPI 从只接收模式切换到只发送模式时，会导致 CRCERR 置位*	N	N
QSPI	*QSPI 传输超时事件与总线读取存储器操作同时发生时，会导致总线卡死*	Y	Y
SDIO	*在 SDIO 多线模式(4-bit 或 8-bit 数据宽度)下，完成数据接收后，如果未及时清空 FIFO 且后续仍有数据到达，将导致 STBITE 错误一直置位*	Y	Y
USBFS	*USBFS-OTG 在通过 HUB 与低速设备通信时，数据传输异常*	N	N
	USBFS-OTG 挂起状态进入时间不是 3ms 而是 6ms	N	N
TSI	*上升沿触发模式下，TSI 电荷转移序列启动功能异常*	Y	Y
PKCAU	*当 PKCAU 模块正在执行运算时，MCU 无法进入深度睡眠模式*	Y	Y
Core	*访问权限错误优先于未对齐的设备内存错误*	N	N

注意：

Y = 存在使用限制且存在解决方案

N = 存在使用限制但不存在解决方案

'--' = 使用限制已修复

2. 芯片使用限制描述

2.1. ICACHE

2.1.1. 当使用 ICACHE 进行 SQPI 访问时，如果发生跨页边界访问，则存在概率性数据读取错误

描述与影响

当使用 ICACHE 进行 SQPI 访问时，如果发生跨页边界访问，则存在概率性数据读取错误。

注意：页结构可从相应外部存储设备的数据手册中获取。

解决方案

执行 SQPI 读取操作时，将 SQPI 访问地址设置为不可缓存访问模式。

2.2. PMU

2.2.1. 在进入待机模式前后，若存在频繁唤醒信号会导致 MCU 不能被唤醒

描述与影响

当通过复位内部信号 STBY_CTL 进入待机模式时，如果存在小于 100ns 的毛刺信号，将会导致 MCU 无法被唤醒，因为窄的毛刺信号会导致内核电压异常。

注意： Tglitch 是 STBY_CTL 低电平与唤醒信号(PA0 高电平)之间的时间。

解决方案

无规避方案。

2.2.2. 待机模式下 IRC32K 时钟频率不准确

描述与影响

MCU 处于待机模式时，由于 IRC32K 的校准值未被正确锁存，导致 IRC32K 时钟频率不准确。

解决方案

无规避方案。

2.2.3. MCU 复位后功耗状态可能不正确

描述与影响

MCU 复位后，由于 PMU 时钟未使能，功耗状态可能不正确。

解决方案

应用程序需要使能 PMU 时钟(PMUEN = 1)。

2.3. RCU

2.3.1. 当 DSLP_HOLD 置位时，MCU 在进入深度睡眠模式后无法被唤醒

描述与影响

当 DSLP_HOLD 位被置位，并在深度睡眠模式下调试 MCU 时，MCU 将无法被唤醒。

解决方案

当 DSLP_HOLD 位置位以使能低功耗调试时，应用程序需在进入深度睡眠模式前将系统时钟切换至 IRC16M。

2.4. TIMER

2.4.1. 在开启输出比较影子寄存器功能时，使用 timer 捕获/比较事件触发 DMA 传输会导致数据丢失

描述与影响

当使用 timer 捕获/比较事件触发 DMA 传输并且开启了输出比较影子寄存器功能时，DMA 传输数据 0x00 到 TIMERx_CHyCV 寄存器将会导致 0x00 之后的第二个数据丢失。

解决方案

使用以下方法之一：

1) 在 DMA 传输缓冲区中不要使用数据 0x00；
2) 0x00 之后的第二个数据搬运两次；
3) 使用 timer 更新事件触发 DMA 搬运。

2.5. USART

2.5.1. 当 USART 被配置为半双工单线模式并且 TX / RX 引脚功能互换时，发送和接收的数据极性不一致

描述与影响

当 USART 被配置为半双工单线模式并且 TX / RX 引脚功能互换时，如果 TINV 与 RINV 配置不一致，将导致发送和接收的数据极性不一致。

解决方案

将 TINV 与 RINVW 位配置为相同的设置。

2.5.2. 静默模式下，唤醒地址发生噪声错误，帧错误和奇偶校验错误时，对应的错误标志位会置 1

描述与影响

静默模式下，唤醒地址发生噪声错误，帧错误和奇偶校验错误时，对应的错误标志位会置 1。

解决方案

软件上忽略该情况下的错误标志。

2.5.3. 在深度睡眠模式下，唤醒帧引起的奇偶校验错误将设置 PERR 位

描述与影响

在深度睡眠模式下，唤醒帧引起的奇偶校验错误将导致奇偶校验错误(USART_STAT 寄存器中的 PERR 位被置位)。

解决方案

软件忽略在此情况下产生的奇偶校验错误标志。

2.5.4. 当停止位配置为 2 位时，帧错误只在第一个停止位上被检测

描述与影响

当停止位配置为 2 位时，帧错误只在第一个停止位上被检测。

解决方案

不要将停止位长度设置为 2 位，或使用软件方法验证帧数据。

2.6. I2C

2.6.1. 当 I2C 工作在 7/10 地址从模式，收到异常时序会导致芯片 SDA 卡死

描述与影响

当 I2C 作为从设备运行且配置为 7 位地址模式时，主机通过 IO 模拟 I2C 通信。如果主机发送如下时序，则会导致 I2C 进入错误状态，I2C 无法正常工作，SDA 恒低：

Start +10Bit Match Head Addr + Start + 7Bit Addr Read + Wait ACK+Start
当 I2C 作为从设备运行且配置为 10 位地址模式时，主机通过 IO 模拟 I2C 通信，如果主机发送如下时序，则会导致 I2C 进入错误状态，I2C 无法正常工作，SDA 恒低：

Start +10Bit Mismatch Head Addr +Start
或
Start +10 Bit Match Head Addr+Wait ACK+10 Bit Mismatch 8 Bit Addr+Start

解决方案

定时检测 SDA 状态，如果识别到 SDA 恒低，重新初始化 I2C 模块。

2.6.2. I2C0 地址匹配唤醒 MCU 后，会导致 I2C 总线运行出错

描述与影响

当使用 I2C0 地址匹配去唤醒 MCU 深度睡眠时，由于中断处理中没有及时清除地址匹配信号导致额外发出已 start 信号，进而导致 I2C 总线运行出错。

解决方案

通过置位 ADDSENDC 清除 ADDSEND 前将 WUEN 位清零。

2.7. SPI

2.7.1. 在 SPI CRC 功能使能的情况下，SPI 从只接收模式切换到只发送模式时，会导致 CRCERR 置位

描述与影响

在 SPI CRC 功能使能的情况下，SPI 首先工作在只接收模式时，CRC 会不停的计算；然后将工作模式切换到只发送模式，由于内部用作比较的接收 CRC 值已清零，而 SPI_RCRC 寄存器中的 RCRC 值还在，最终会导致 CRCERR 标志置位。

解决方案

忽略此 CRC 错误或者避免这种用法。

2.8. QSPI

2.8.1. QSPI 传输超时事件与总线读取存储器操作同时发生时，会导致总线卡死

描述与影响

QSPI 传输超时事件与总线读取存储器操作同时发生时，会导致总线卡死。

解决方案

关闭 QSPI 超时功能或者将 TMOUT 值设置为 0xFFFF。

2.9. SDIO

2.9.1. 在 SDIO 多线模式(4-bit 或 8-bit 数据宽度)下，完成数据接收后，如果未及时清空 FIFO 且后续仍有数据到达，将导致 STBITE 错误一直置位

描述与影响

在 SDIO 多线模式(4-bit 或 8-bit 数据宽度)下，完成数据接收后，如果未及时清空 FIFO 且后续仍有数据到达，将导致 STBITE 错误一直置位。

解决方案

使用以下解决方案之一：

1) 当使用轮询模式时，软件应同时检查 STBITE 标志和 DTEND 标志。仅当 STBITE 置位且 DTEND 未置位时，STBITE 标志才被视为有效。参考代码如下：

```
if ((RESET != sdio_flag_get(SDIO_FLAG_STBITE)) && \\
   (RESET == sdio_flag_get(SDIO_FLAG_DTEND))){
    /* user code */
    ....
}
```

2) 当使用中断模式时，中断函数应优先处理 DTEND 标志，再处理 STBITE 标志，并在处理 DTEND 标志的代码中清除中断使能位 STBITEIE。参考代码如下：

```
void SDIO_IRQHandler(void){
     if((RESET != sdio_flag_get(SDIO_FLAG_DTEND)) && \\
        (0U != (SDIO_INTEN & SDIO_INTEN_DTENDIE))){
          sdio_interrupt_disable(SDIO_INT_STBITE);
           /* user code */
           ....
```

```
    }
    if((RESET != sdio_flag_get(SDIO_FLAG_STBITE)) && \\
       (0U != (SDIO_INTEN & SDIO_INT_STBITE))){
          /* user code */
          ....
    }
}
```

3) 多块读不使用 CMD12 停止数据开放式传输的方式，而是使用 CMD23 提前通知从机设备需要传输的数据块数量。那么当 DTEND 置位后，从机不会再有多余的数据发送到数据线上。

2.10. USBFS

2.10.1. USBFS-OTG 在通过 HUB 与低速设备通信时，数据传输异常

描述与影响

USBFS-OTG 在通过 HUB 与低速设备通信时，数据传输异常。

解决方案

无规避方案。

2.10.2. USBFS-OTG 挂起状态进入时间不是 3ms 而是 6ms

描述与影响

USBFS-OTG 挂起状态进入时间不是 3ms 而是 6ms。

解决方案

无规避方案，但不影响 USBFS-OTG 的正常使用。

2.11. TSI

2.11.1. 上升沿触发模式下，TSI 电荷转移序列启动功能异常

描述与影响

当 TSI 电荷转移序列启动方式配置为硬件触发模式且触发边沿为上升沿时，触发引脚即使没有上升沿也可以启动转换序列。

解决方案

硬件触发模式下，避免使用上升沿触发方式。

2.12. PKCAU

2.12.1. 当 PKCAU 模块正在执行运算时，MCU 无法进入深度睡眠模式

描述与影响

当 PKCAU 模块正在执行运算时，MCU 无法进入深度睡眠模式。

解决方案

等待 PKCAU 运算执行完成，MCU 再进入深度睡眠模式。

2.13. Core

2.13.1. 访问权限错误优先于未对齐的设备内存错误

该限制对应于 Arm 编号 1080541，详见"Cortex-M33 AT623 and Cortex-M33 with FPU AT624 Software Developer Errata Notice"。

描述及影响

引发未对齐设备内存访问的加载或存储操作会导致 UNALIGNED UsageFault 异常。然而，如果由于 MPU 访问权限(由 MPU_RBAR.AP 指定)导致该区域不可访问，则触发的 MemManage 故障将优先于 UsageFault。

此勘误影响所有启用 MPU 的 Cortex-M33 处理器配置。

故障发生条件如下：

MPU 已启用且：

- 加载/存储访问发生在与指令中指定的数据类型未对齐的地址上。
- 内存访问仅命中一个区域。
- 区域属性(在 MAIR 寄存器中指定)将该位置标记为设备内存。
- 区域访问权限阻止访问(即禁止非特权或写入操作)。

此限制的影响为，由于内存属性，访问权限违反引发的 MemManage 错误将优先于 UNALIGNED UsageFault 异常。

解决方案

无规避方案。然而，由于此行为在 Armv7-M 中是被允许的，因此预计现有软件不会依赖该行为。(CM33 属于 Armv8-M)。

3. 版本历史

表 3-1. 版本历史

版本号.	说明	日期
1.0	首次发布	2024 年 8 月 29 日
1.1	1. 添加 SDIO 限制，参考***在 SDIO 多线模式(4-bit 或 8-bit 数据宽度)下，完成数据接收后，如果未及时清空 FIFO 且后续仍有数据到达，将导致 STBITE 错误一直置位*** 2. 更新 I2C 限制使用描述，参考***当 I2C 工作在 7/10 地址从模式，收到异常时序会导致芯片 SDA 卡死***	2025 年 2 月 28 日

Important Notice

This document is the property of GigaDevice Semiconductor Inc. and its subsidiaries (the "Company"). This document, including any product of the Company described in this document (the "Product"), is owned by the Company according to the laws of the People's Republic of China and other applicable laws. The Company reserves all rights under such laws and no Intellectual Property Rights are transferred (either wholly or partially) or licensed by the Company (either expressly or impliedly) herein. The names and brands of third party referred thereto (if any) are the property of their respective owner and referred to for identification purposes only.

To the maximum extent permitted by applicable law, the Company makes no representations or warranties of any kind, express or implied, with regard to the merchantability and the fitness for a particular purpose of the Product, nor does the Company assume any liability arising out of the application or use of any Product. Any information provided in this document is provided only for reference purposes. It is the sole responsibility of the user of this document to determine whether the Product is suitable and fit for its applications and products planned, and properly design, program, and test the functionality and safety of its applications and products planned using the Product. The Product is designed, developed, and/or manufactured for ordinary business, industrial, personal, and/or household applications only, and the Product is not designed or intended for use in (i) safety critical applications such as weapons systems, nuclear facilities, atomic energy controller, combustion controller, aeronautic or aerospace applications, traffic signal instruments, pollution control or hazardous substance management; (ii) life-support systems, other medical equipment or systems (including life support equipment and surgical implants); (iii) automotive applications or environments, including but not limited to applications for active and passive safety of automobiles (regardless of front market or aftermarket), for example, EPS, braking, ADAS (camera/fusion), EMS, TCU, BMS, BSG, TPMS, Airbag, Suspension, DMS, ICMS, Domain, ESC, DCDC, e-clutch, advanced-lighting, etc.. Automobile herein means a vehicle propelled by a self-contained motor, engine or the like, such as, without limitation, cars, trucks, motorcycles, electric cars, and other transportation devices; and/or (iv) other uses where the failure of the device or the Product can reasonably be expected to result in personal injury, death, or severe property or environmental damage (collectively "Unintended Uses"). Customers shall take any and all actions to ensure the Product meets the applicable laws and regulations. The Company is not liable for, in whole or in part, and customers shall hereby release the Company as well as its suppliers and/or distributors from, any claim, damage, or other liability arising from or related to all Unintended Uses of the Product. Customers shall indemnify and hold the Company, and its officers, employees, subsidiaries, affiliates as well as its suppliers and/or distributors harmless from and against all claims, costs, damages, and other liabilities, including claims for personal injury or death, arising from or related to any Unintended Uses of the Product.

Information in this document is provided solely in connection with the Product. The Company reserves the right to make changes, corrections, modifications or improvements to this document and the Product described herein at any time without notice. The Company shall have no responsibility whatsoever for conflicts or incompatibilities arising from future changes to them. Information in this document supersedes and replaces information previously supplied in any prior versions of this document.

© 2026 GigaDevice Semiconductor Inc. - All rights reserved