GigaDevice Semiconductor Inc.

GD32F527 芯片使用限制

勘误手册

1.2 版本

(2025 年 2 月)

目录

目录 2

图索引 4

表索引 5

1. 前言 6

1.1. 芯片版本定义 6

1.2. 芯片使用限制总览 6

2. 芯片使用限制描述 8

2.1. System 8

2.1.1. MCU 上电后触发 Flash ECC 错误 8

2.1.2. BOOT0 / BOOT1 引脚电平被持续采样，而不是仅采样一次 8

2.2. DBG 8

2.2.1. 当 DBG_CTL0 寄存器中的 STB_HOLD 位被置位后，MCU 进入调试待机模式后发生异常 8

2.2.2. 当 DBG_CTL0 寄存器中的 DSLP_HOLD 位被置位后，MCU 进入调试深度睡眠模式后发生异常 9

2.3. I2C 9

2.3.1. I2C(I2C0 / I2C1 / I2C2)作为从机通信过程中，如果 SCL 和 SDA 同时拉低会导致总线错误进入延展状态 9

2.3.2. I2C(I2C0 / I2C1 / I2C2)工作在 SMBUS 模式，如果 SCL 被拉低，第一个超时时间为 25ms，此后如果 SCL 持续拉低超时时间会是 130ms 9

2.3.3. 当 I2C(I2C3 / I2C4 / I2C5)工作在 7/10 地址从模式，收到异常时序会导致芯片 SDA 卡死 10

2.4. I2S 10

2.4.1. 当音频采样频率为 192K 时，I2S1 / I2S2 出现数据传输错误 10

2.5. SDIO 10

2.5.1. 在 SDIO 多线模式(4-bit 或 8-bit 数据宽度)下，完成数据接收后，如果未及时清空 FIFO 且后续仍有数据到达，将导致 STBITE 错误一直置位 10

2.6. Core 11

2.6.1. 访问权限错误优先于未对齐的设备内存错误 11

3. 版本历史 13

图索引

图 1-1. GD32F527 的芯片修订版本..... 6

表索引

表 1-1. 适用产品 6
表 1-2. 芯片使用限制 6

1. 前言

该文档适用于 GD32F527 产品，具体参考*表 1-1. 适用产品*。该文档提供了在使用 GD32 MCU 过程中需要注意的技术细节，以及相关问题的解决方案。

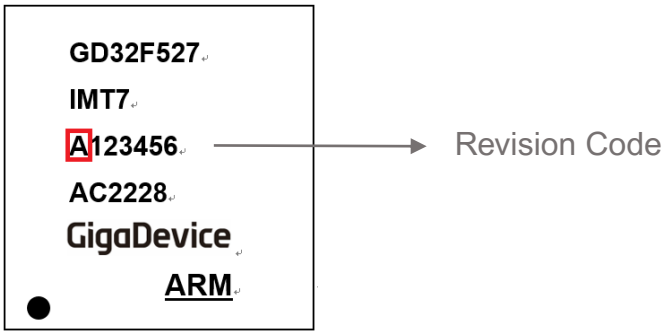
表 1-1. 适用产品

类型	产品系列
MCU	GD32F527xx 系列

1.1. 芯片版本定义

可通过芯片丝印上的标记来确定当前芯片的版本。丝印上第 3 行的第 1 个编码表示芯片当前版本，如*图 1-1. GD32F527 的芯片修订版本*所示。

图 1-1. GD32F527 的芯片修订版本



1.2. 芯片使用限制总览

GD32F527 芯片使用限制参考*表 1-2. 芯片使用限制*。关于芯片使用限制的更多详细信息请参考第 2 章。

表 1-2. 芯片使用限制

模块	使用限制	解决方案
		修订版本 A
System	*MCU 上电后触发 Flash ECC 错误*	Y
	BOOT0 / BOOT1 引脚电平被持续采样，而不是仅采样一次	Y
DBG	*当 DBG_CTL0 寄存器中的 STB_HOLD 位被置位后，MCU 进入调试待机模式后发生异常*	Y
	当 DBG_CTL0 寄存器中的 DSLP_HOLD 位被置位后，MCU 进入调试深度睡眠模式后发生异常	Y
I2C	*I2C(I2C0 / I2C1 / I2C2)作为从机通信过程中，如果 SCL 和 SDA 同时拉低会导致总线错误进入延展状态*	Y
	I2C(I2C0 / I2C1 / I2C2)工作在 SMBUS 模式，如果 SCL 被拉低，第一个超时时间为 25ms，此后如果 SCL 持续拉低超时时间会是 130ms	N

模块	使用限制	解决方案 修订版本 A
	当 I2C(I2C3 / I2C4 / I2C5)工作在 7/10 地址从模式，收到异常时序会导致芯片 SDA 卡死	Y
I2S	*当音频采样频率为 192K 时，I2S1 / I2S2 出现数据传输错误*	N
SDIO	*在 SDIO 多线模式(4-bit 或 8-bit 数据宽度)下，完成数据接收后，如果未及时清空 FIFO 且后续仍有数据到达，将导致 STBITE 错误一直置位*	Y
Core	*访问权限错误优先于未对齐的设备内存错误*	N

注意：

Y = 存在使用限制且存在解决方案

N = 存在使用限制但不存在解决方案

'--' = 使用限制已修复

2. 芯片使用限制描述

2.1. System

2.1.1. MCU 上电后触发 Flash ECC 错误

描述与影响

MCU 上电后触发 Flash ECC 错误。具体现象为 SYSCFG_FLASHECC_ADDR 寄存器中的 ECCEADDR6 位域值更新为 0x04，而 SYSCFG_STAT 寄存器中的 ECCMEIF6 位域值仍为 0，且未发生对应的 ECC 错误中断。

解决方案

软件可通过忽略上电后触发的 Flash ECC 错误地址(0x04)来规避此问题。

2.1.2. BOOT0 / BOOT1 引脚电平被持续采样，而不是仅采样一次

描述与影响

系统上电后，BOOT0 / BOOT1 引脚电平会被一直采样，而不是仅采样一次。

解决方案

软件应使用每个区域的逻辑地址，而非逻辑地址起始为 0x00000000 的区域。软件可通过配置 EFUSE_CTL 寄存器中的 NBTSB 和 BTFOSEL 位来固定系统启动模式，此时将忽略 BOOT0 和 BOOT1 引脚的电平状态。

2.2. DBG

2.2.1. 当 DBG_CTL0 寄存器中的 STB_HOLD 位被置位后，MCU 进入调试待机模式后发生异常

描述与影响

当 DBG_CTL0 寄存器中的 STB_HOLD 位被置位后，如果系统时钟源被设置为 CK_PLLP，则 MCU 进入调试待机模式后无法唤醒，且无法进行调试操作。如果系统时钟源被设置为 CK_HXTAL 或 CK_IRC16M，则 MCU 进入调试待机模式后无法唤醒，但仍可进行调试操作。

解决方案

当置位 STB_HOLD 位以使能低功耗调试时，应在进入调试待机模式前将系统时钟切换到 CK_IRC16M 或 CK_HXTAL。

2.2.2. 当 DBG_CTL0 寄存器中的 DSLP_HOLD 位被置位后，MCU 进入调试深度睡眠模式后发生异常

描述与影响

当 DBG_CTL0 寄存器中的 DSLP_HOLD 位被置位后，如果系统时钟源被设置为 CK_PLLP，则 MCU 进入调试深睡眠模式后无法唤醒，且无法进行调试操作。然而，如果系统时钟源被设置为 CK_HXTAL 或 CK_IRC16M，则 MCU 进入调试深睡眠模式后可以通过非 EXTI 中断(如 systick)唤醒，并且可以进行调试操作。

解决方案

当置位 DSLP_HOLD 位以使能低功耗调试时，应在进入调试深睡眠模式前将系统时钟切换到 CK_IRC16M 或 CK_HXTAL，并禁能除 EXTI 外的所有中断。

2.3. I2C

2.3.1. I2C(I2C0 / I2C1 / I2C2)作为从机通信过程中，如果 SCL 和 SDA 同时拉低会导致总线错误进入延展状态

描述与影响

I2C 作为从机通信过程中，如果 SCL 和 SDA 拉低的时间间隔<=2 个 PCLK 时钟周期，会导致芯片错误的进入延展状态。

解决方案

1) 如果使用 I2C 模式，需要应用代码监控 SCL 是否处于延展状态，如果是则重新初始化 I2C 模块；
2) 如果使用 SMBUS 模式，该模式具有 25ms 超时检测功能，延展时间超过 25ms 会自动释放总线，需要中断处理 flag。

2.3.2. I2C(I2C0 / I2C1 / I2C2)工作在 SMBUS 模式，如果 SCL 被拉低，第一个超时时间为 25ms，此后如果 SCL 持续拉低超时时间会是 130ms

描述与影响

SMBUS 模式下，如果 SCL 一直拉低，第一次的超时中断进入时间是 25ms，如果 SCL 持续拉低，后续的中断进入时间会是 130ms。

解决方案

无规避方案。

2.3.3. 当 I2C(I2C3 / I2C4 / I2C5)工作在 7/10 地址从模式，收到异常时序会导致芯片 SDA 卡死

描述与影响

当 I2C 作为从设备运行且配置为 7 位地址模式时，主机通过 IO 模拟 I2C 通信。如果主机发送如下时序，则会导致 I2C 进入错误状态，I2C 无法正常工作，SDA 恒低：

Start +10Bit Match Head Addr + Start + 7Bit Addr Read + Wait ACK+Start

当 I2C 作为从设备运行且配置为 10 位地址模式时，主机通过 IO 模拟 I2C 通信，如果主机发送如下时序，则会导致 I2C 进入错误状态，I2C 无法正常工作，SDA 恒低：

Start +10Bit Mismatch Head Addr +Start
或
Start +10 Bit Match Head Addr+Wait ACK+10 Bit Mismatch 8 Bit Addr+Start

解决方案

定时检测 SDA 状态，如果识别到 SDA 恒低，重新初始化 I2C 模块。

2.4. I2S

2.4.1. 当音频采样频率为 192K 时，I2S1 / I2S2 出现数据传输错误

描述与影响

当音频采样频率为 192K 时，I2S1/I2S2 存在数据传输错误。

解决方案

无规避方案。当使用 I2S1 / I2S2 时，将音频采样频率设置为 8KHz 到 96KHz 之间的值。

2.5. SDIO

2.5.1. 在 SDIO 多线模式(4-bit 或 8-bit 数据宽度)下，完成数据接收后，如果未及时清空 FIFO 且后续仍有数据到达，将导致 STBITE 错误一直置位

描述与影响

在 SDIO 多线模式(4-bit 或 8-bit 数据宽度)下，完成数据接收后，如果未及时清空 FIFO 且后续仍有数据到达，将导致 STBITE 错误一直置位。

解决方案

使用以下解决方案之一：

1) 当使用轮询模式时，软件应同时检查 STBITE 标志和 DTEND 标志。仅当 STBITE 置位且 DTEND 未置位时，STBITE 标志才被视为有效。参考代码如下：

```
if ((RESET != sdio_flag_get(SDIO_FLAG_STBITE)) && \\
   (RESET == sdio_flag_get(SDIO_FLAG_DTEND))){
    /* user code */
    ....
}
```

2) 当使用中断模式时，中断函数应优先处理 DTEND 标志，再处理 STBITE 标志，并在处理 DTEND 标志的代码中清除中断使能位 STBITEIE。参考代码如下：

```
void SDIO_IRQHandler(void){
    if((RESET != sdio_flag_get(SDIO_FLAG_DTEND)) && \\
       (0U != (SDIO_INTEN & SDIO_INTEN_DTENDIE))){
          sdio_interrupt_disable(SDIO_INT_STBITE);
          /* user code */
          ....
    }
    if((RESET != sdio_flag_get(SDIO_FLAG_STBITE)) && \\
       (0U != (SDIO_INTEN & SDIO_INT_STBITE))){
          /* user code */
          ....
    }
}
```

3) 多块读不使用 CMD12 停止数据开放式传输的方式，而是使用 CMD23 提前通知从机设备需要传输的数据块数量。那么当 DTEND 置位后，从机不会再有多余的数据发送到数据线上。

2.6. Core

2.6.1. 访问权限错误优先于未对齐的设备内存错误

该限制对应于 Arm 编号 1080541，详见"Cortex-M33 AT623 and Cortex-M33 with FPU AT624 Software Developer Errata Notice"。

描述及影响

引发未对齐设备内存访问的加载或存储操作会导致 UNALIGNED UsageFault 异常。然而，如果由于 MPU 访问权限(由 MPU_RBAR.AP 指定)导致该区域不可访问，则触发的 MemManage 故障将优先于 UsageFault。

此勘误影响所有启用 MPU 的 Cortex-M33 处理器配置。

故障发生条件如下：

MPU 已启用且：

- 加载/存储访问发生在与指令中指定的数据类型未对齐的地址上。
- 内存访问仅命中一个区域。
- 区域属性(在 MAIR 寄存器中指定)将该位置标记为设备内存。
- 区域访问权限阻止访问(即禁止非特权或写入操作)。

此限制的影响为，由于内存属性，访问权限违反引发的 MemManage 错误将优先于 UNALIGNED UsageFault 异常。

解决方案

无规避方案。然而，由于此行为在 Armv7-M 中是被允许的，因此预计现有软件不会依赖该行为。(CM33 属于 Armv8-M)。

3. 版本历史

表 3-1. 版本历史

版本号.	说明	日期
1.0	首次发布	2024 年 1 月 23 日
1.1	***1.*** 更新 System 使用限制描述，参考 ***MCU 上电后触发 Flash ECC 错误*** 2. 更新 System 使用限制解决方案，参考***当 DBG_CTL0 寄存器中的 STB_HOLD 位被置位后，MCU 进入调试待机模式后发生异常***和***当 DBG_CTL0 寄存器中的 DSLP_HOLD 位被置位后，MCU 进入调试深度睡眠模式后发生异常*** 3. 更新 I2C 使用限制描述，参考***当 SDA 线路干扰导致 I2C 总线上的数据乱码时，概率性导致 I2C 从设备卡死***	2024 年 9 月 1 日
1.2	1. 添加 SDIO 使用限制，参考***在 SDIO 多线模式(4-bit 或 8-bit 数据宽度)下，完成数据接收后，如果未及时清空 FIFO 且后续仍有数据到达，将导致 STBITE 错误一直置位*** 2. 更新 I2C 使用限制描述，参考***当 I2C(I2C3/I2C4/I2C5)工作在 7/10 地址从模式，收到异常时序会导致芯片 SDA 卡死*** ***3.*** 添加 I2C 使用限制，参考 ***I2C(I2C0/I2C1/I2C2)作为从机通信过程中，如果 SCL 和 SDA 同时拉低会导致总线错误进入延展状态***和***I2C(I2C0/I2C1/I2C2)工作在 SMBUS 模式，如果 SCL 被拉低，第一个超时时间为 25ms，此后如果 SCL 持续拉低超时时间会是 130ms***	2025 年 2 月 28 日

Important Notice

This document is the property of GigaDevice Semiconductor Inc. and its subsidiaries (the "Company"). This document, including any product of the Company described in this document (the "Product"), is owned by the Company according to the laws of the People's Republic of China and other applicable laws. The Company reserves all rights under such laws and no Intellectual Property Rights are transferred (either wholly or partially) or licensed by the Company (either expressly or impliedly) herein. The names and brands of third party referred thereto (if any) are the property of their respective owner and referred to for identification purposes only.

To the maximum extent permitted by applicable law, the Company makes no representations or warranties of any kind, express or implied, with regard to the merchantability and the fitness for a particular purpose of the Product, nor does the Company assume any liability arising out of the application or use of any Product. Any information provided in this document is provided only for reference purposes. It is the sole responsibility of the user of this document to determine whether the Product is suitable and fit for its applications and products planned, and properly design, program, and test the functionality and safety of its applications and products planned using the Product. The Product is designed, developed, and/or manufactured for ordinary business, industrial, personal, and/or household applications only, and the Product is not designed or intended for use in (i) safety critical applications such as weapons systems, nuclear facilities, atomic energy controller, combustion controller, aeronautic or aerospace applications, traffic signal instruments, pollution control or hazardous substance management; (ii) life-support systems, other medical equipment or systems (including life support equipment and surgical implants); (iii) automotive applications or environments, including but not limited to applications for active and passive safety of automobiles (regardless of front market or aftermarket), for example, EPS, braking, ADAS (camera/fusion), EMS, TCU, BMS, BSG, TPMS, Airbag, Suspension, DMS, ICMS, Domain, ESC, DCDC, e-clutch, advanced-lighting, etc.. Automobile herein means a vehicle propelled by a self-contained motor, engine or the like, such as, without limitation, cars, trucks, motorcycles, electric cars, and other transportation devices; and/or (iv) other uses where the failure of the device or the Product can reasonably be expected to result in personal injury, death, or severe property or environmental damage (collectively "Unintended Uses"). Customers shall take any and all actions to ensure the Product meets the applicable laws and regulations. The Company is not liable for, in whole or in part, and customers shall hereby release the Company as well as its suppliers and/or distributors from, any claim, damage, or other liability arising from or related to all Unintended Uses of the Product. Customers shall indemnify and hold the Company, and its officers, employees, subsidiaries, affiliates as well as its suppliers and/or distributors harmless from and against all claims, costs, damages, and other liabilities, including claims for personal injury or death, arising from or related to any Unintended Uses of the Product.

Information in this document is provided solely in connection with the Product. The Company reserves the right to make changes, corrections, modifications or improvements to this document and the Product described herein at any time without notice. The Company shall have no responsibility whatsoever for conflicts or incompatibilities arising from future changes to them. Information in this document supersedes and replaces information previously supplied in any prior versions of this document.

© 2026 GigaDevice Semiconductor Inc. - All rights reserved