GigaDevice Semiconductor Inc.

GD32E53x 芯片使用限制

勘误手册

1.0 版本

(2026 年 11 月)

目录

目录 2

图索引 4

表索引 5

1. 前言 6

1.1. 芯片版本定义 6

1.2. 芯片使用限制总览 6

2. 芯片使用限制描述 8

2.1. System 8

2.1.1. 深度睡眠模式 1 唤醒后，前 32 KB SRAM 会被初始化 8

2.2. FMC 8

2.2.1. nRST_STDBY 和 nRST_DPSLP 配置为 0 时，Flash 擦写未完成时进入深度睡眠或待机模式导致系统异常复位 8

2.3. PMU 8

2.3.1. 在待机模式下 FWDGTRSTF 标志无法置位 8

2.3.2. WKUPx 在配置为上升沿或下降沿唤醒时，使能唤醒功能（WUPENx）会产生 WUF 置位 9

2.4. USART 9

2.4.1. 智能卡模式下进行数据接收，TX 发送期间检测到一个奇偶校验错误会认为发生重传，FERR 和 RBNE 无法置位 9

2.4.2. 智能卡模式下，当接收超时阈值（RT）配置为 0 时，RTF 提前置位 9

2.4.3. 智能卡模式下进行数据接收，当发生重传时 EBF 可能无法置位 9

2.4.4. 使用硬件流控方式时，USART 的高波特率会造成数据丢失 10

2.4.5. TX FIFO 功能使能时，TFNF 标志未按预期清零 10

2.4.6. DENR = 1，DDRE = 0，HCM = 1 时，会出现 RTS 一直拉高 10

2.4.7. 智能卡模式下，PERR 置位异常 10

2.4.8. 深度睡眠模式下，唤醒帧导致的奇偶校验错误会置位 PERR 和 EPERR 11

2.4.9. 同步模式下，PERR 置位异常 11

2.4.10. 深度睡眠模式下，唤醒帧导致的奇偶校验错误会置位 PERR 但不置位 EPERR 11

2.5. I2C 12
2.5.1. I2C 作主机发送，若最后一字节从机回 NACK，则传输完成中断里无法正确发送 START 12
2.6. I2S 12
2.6.1. I2S 作从机接收时，当最后一帧数据短且接收结束后 I2S_WS 不翻转，会导致最后一个数据丢失 12
2.7. OSPI 12
2.7.1. TERR 错误置位 12
2.7.2. Cache 开启下进入内存映射模式，Abort 退出后切换到间接模式将导致通信失败 13
2.8. CAN 13
2.8.1. 在 TFO 置 1 条件下，先后使能 3 个邮箱进行发送后，在中止最低优先级的发送邮箱时，会导致第二优先级的发送邮箱也会被中止 13
2.8.2. 在初始化工作模式与正常工作模式间频繁切换时，导致 BUSOFF 状态下总线无法恢复退出 13
2.9. Core 14
2.9.1. 访问权限错误优先于未对齐的设备内存错误 14
3. 版本历史 15

图索引

图 1-1. GD32E53x 的芯片修订版本 6

表索引

表 1-1. 适用产品 6
表 1-2. 芯片使用限制 6
表 3-1. 版本历史 15

1. 前言

该文档适用于 GD32E53x 产品，具体参考表 1-1. 适用产品。该文档提供了在使用 GD32 MCU 过程中需要注意的技术细节，以及相关问题的解决方案。本版本勘误手册仅适用于修订版本 B 的芯片。

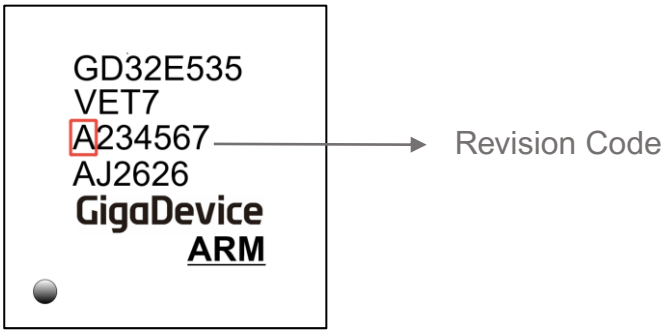
表 1-1. 适用产品

类型	产品系列
MCU	GD32E533xx 系列
	GD32E535xx 系列
	GD32E537xx 系列
	GD32E53Pxx 系列

1.1. 芯片版本定义

可通过芯片丝印上的标记来确定当前芯片的版本。丝印上第 3 行的第 1 个编码表示芯片当前版本，如*图 1-1. GD32E53x 的芯片修订版本*所示。

图 1-1. GD32E53x 的芯片修订版本



1.2. 芯片使用限制总览

GD32E53x 芯片使用限制参考*表 1-2. 芯片使用限制*。关于芯片使用限制的更多详细信息请参考第 2 章。

表 1-2. 芯片使用限制

模块	使用限制	解决方案
		修订版本 B
System	*深度睡眠模式 1 唤醒后，前 32 KB SRAM 会被初始化*	Y
FMC	*nRST_STDBY 和 nRST_DPSLP 配置为 0 时，Flash 擦写未完成时进入深度睡眠或待机模式导致系统异常复位*	Y
PMU	*在待机模式下 FWDGTRSTF 标志无法置位*	Y
	WKUPx 在配置为上升沿或下降沿唤醒时，使能唤醒功能（WUPENx）会	Y

模块	使用限制	解决方案 修订版本 B
	产生 WUF 置位	
USART	*智能卡模式下进行数据接收，TX 发送期间检测到一个奇偶校验错误会认为发生重传，FERR 和 RBNE 无法置位*	N
	智能卡模式下，当接收超时阈值（RT）配置为 0 时，RTF 提前置位	Y
	智能卡模式下进行数据接收，当发生重传时 EBF 可能无法置位	N
	使用硬件流控方式时，USART 的高波特率会造成数据丢失	N
	TX FIFO 功能使能时，TFNF 标志未按预期清零	Y
	DENR = 1，DDRE = 0，HCM = 1 时，会出现 RTS 一直拉高	N
	智能卡模式下，PERR 置位异常	N
	深度睡眠模式下，唤醒帧导致的奇偶校验错误会置位 PERR 和 EPERR	N
	同步模式下，PERR 置位异常	N
	深度睡眠模式下，唤醒帧导致的奇偶校验错误会置位 PERR 但不置位 EPERR	N
I2C	*I2C 作主机发送，若最后一字节从机回 NACK，则传输完成中断里无法正确发送 START*	Y
I2S	*I2S 作从机接收时，当最后一帧数据短且接收结束后 I2S_WS 不翻转，会导致最后一个数据丢失*	N
OSPI	*TERR 错误置位*	Y
	Cache 开启下进入内存映射模式，Abort 退出后切换到间接模式将导致通信失败	Y
CAN	*在 TFO 置 1 条件下，先后使能 3 个邮箱进行发送后，在中止最低优先级的发送邮箱时，会导致第二优先级的发送邮箱也会被中止*	Y
	在初始化工作模式与正常工作模式间频繁切换时，导致 BUSOFF 状态下总线无法恢复退出	Y
Core	*访问权限错误优先于未对齐的设备内存错误*	N

注意：

Y = 存在使用限制且存在解决方案

N = 存在使用限制但不存在解决方案

'--' = 使用限制已修复

2. 芯片使用限制描述

2.1. System

2.1.1. 深度睡眠模式 1 唤醒后，前 32 KB SRAM 会被初始化

描述与影响

从深度睡眠模式 1 唤醒后，前 32 KB SRAM 会被硬件初始化为 0。

解决方案

通过配置选项字节 SRAM_RST 位域关闭 SRAM 硬件初始化功能（芯片出厂时为关闭）。在系统上电时，使用软件初始化 SRAM 的方式代替硬件初始化。

2.2. FMC

2.2.1. nRST_STDBY 和 nRST_DPSLP 配置为 0 时，Flash 擦写未完成时进入深度睡眠或待机模式导致系统异常复位

描述与影响

当配置系统进入深度睡眠或待机模式产生复位而不进入休眠(nRST_STDBY 和 nRST_DPSLP 配置为 0）时，Flash 擦写未完成时进入深度睡眠或待机模式导致系统异常复位，影响数据完整性。

解决方案

确保完成 Flash 擦写操作后，MCU 才能进入深度睡眠和待机模式。

2.3. PMU

2.3.1. 在待机模式下 FWDGTRSTF 标志无法置位

描述与影响

当 MCU 处于待机模式时，由 FWDGT 导致的 MCU 复位无法置位 FWDGTRSTF。

解决方案

应用程序可以判断 FWDGT 是否发生了复位。例如，记录系统是否发生过复位，并排除其他可

能的复位原因，以判断该复位是否由 FWDGT 引起。

2.3.2. WKUPx 在配置为上升沿或下降沿唤醒时，使能唤醒功能（WUPENx）会产生 WUF 置位

描述与影响

针对支持上升沿或下降沿唤醒待机模式的引脚，即使用户提前配置了引脚的上拉或下拉，仍然会在使能唤醒（WUPENx 置位）的时候产生 WUF（唤醒标志）置位。

解决方案

在唤醒功能使能后，进入待机模式之前，软件等待 WUF 置位并清除。

2.4. USART

2.4.1. 智能卡模式下进行数据接收，TX 发送期间检测到一个奇偶校验错误会认为发生重传，FERR 和 RBNE 无法置位

描述与影响

智能卡模式下进行数据接收，TX 发送期间检测到一个奇偶校验错误，会认为发生重传，但 TX 引脚未检测到 NACK 信号，读数据缓冲区非空标志（RBNE）和帧错误标志（FERR）均无法置位。

解决方案

无规避方案。

2.4.2. 智能卡模式下，当接收超时阈值（RT）配置为 0 时，RTF 提前置位

描述与影响

智能卡模式下，当接收超时阈值（RT）配置为 0 时，接收超时标志（RTF）会在第一帧数据的 START 位就置位。

解决方案

将实际需要的接收超时阈值+11 配置到 RT。

2.4.3. 智能卡模式下进行数据接收，当发生重传时 EBF 可能无法置位

描述与影响

智能卡模式下进行接收，接收数据帧存在重传，如果刚好重传的数据帧满足块计数值= BL+ 4，且当前重传的数据帧依旧保持校验错误而不会被移入数据寄存器，那么块结束标志（EBF）无法置位，且后续 BL 计数器持续计数，计数器跑飞，EBF 一直无法置位。

解决方案

无规避方案。

2.4.4. 使用硬件流控方式时，USART 的高波特率会造成数据丢失

描述与影响

在 USART 波特率较高的情况下，采用硬件流控方式时，由于接收端 RTS 上拉的时间滞后，导致发送端没有及时检测到 RTS 电平，导致 USART 发送端多发送一个数据。

解决方案

无规避方案。

2.4.5. TX FIFO 功能使能时，TFNF 标志未按预期清零

描述与影响

TX FIFO 功能使能时，连续写入数据直到 FIFO 被写满，此时 TFNF = 0；若此时发出一个数据，则 TFNF = 1，然后再向 FIFO 中写入一个数据，此时 FIFO 被写满，但 TFNF = 1（应该为 0）。

注意：以上问题仅适用于 USART5。

解决方案

使用 TX FIFO 功能时，在写数据时用 TFF 或 TFT 标志而不是使用 TFNF 标志进行判断。

2.4.6. DENR = 1，DDRE = 0，HCM = 1 时，会出现 RTS 一直拉高

描述与影响

DENR = 1，DDRE = 0，HCM = 1 时，会出现 RTS 一直拉高，流控失效。

解决方案

无规避方案。在应用允许的条件下，确保以上条件不同时成立。

2.4.7. 智能卡模式下，PERR 置位异常

描述与影响

智能卡模式下，NACK 禁能（NKEN = 0）且 SCRTNUM 配置为非 0 值时，当 USART 收到带

奇偶校验错误的帧后，PERR 无法置位。

解决方案

无规避方案。

2.4.8. 深度睡眠模式下，唤醒帧导致的奇偶校验错误会置位 PERR 和 EPERR

描述与影响

深度睡眠模式下，由唤醒帧导致的奇偶校验错误会置位 PERR 位。例如使用 USART 地址匹配唤醒深度睡眠模式时，先收到一帧带奇偶校验错误且地址不匹配帧，再收到一帧无奇偶校验错误且地址匹配的帧，会导致在唤醒后 PERR 和 EPERR 置位。

解决方案

无规避方案。软件上忽略该情况下的奇偶校验错误。

2.4.9. 同步模式下，PERR 置位异常

描述与影响

同步模式下且开启数据位反转（DINV = 1）功能时，即使 USART 收到无奇偶校验错误的帧，PERR 依然会置位。

解决方案

无规避方案。在应用允许的条件下，不开启同步模式下数据位反转功能。

2.4.10. 深度睡眠模式下，唤醒帧导致的奇偶校验错误会置位 PERR 但不置位 EPERR

描述与影响

深度睡眠模式下，由唤醒帧导致的奇偶校验错误会置位 PERR 位但不置位 EPERR。例如使用 USART 地址匹配唤醒深度睡眠模式时，先收到一帧带奇偶校验错误且地址不匹配帧，再收到一帧有奇偶校验错误且地址匹配的帧，会导致在唤醒后 PERR 置位但 EPERR 不置位。

解决方案

无规避方案。软件上忽略该情况下的奇偶校验错误。

2.5. I2C

2.5.1. I2C 作主机发送，若最后一字节从机回 NACK，则传输完成中断里无法正确发送 START

描述与影响

I2C 作主机发送完最后一字节数据，从机回复 NACK 信号，则传输完成（TC）中断里主机无法正确发送 START，即无法开启下一次传输。

解决方案

在 NACK 中断中发送一次 STOP 信号，然后再启动下一次传输。

2.6. I2S

2.6.1. I2S 作从机接收时，当最后一帧数据短且接收结束后 I2S_WS 不翻转，会导致最后一个数据丢失

描述与影响

I2S 作从机接收时，当最后一帧数据短且接收结束后 I2S_WS 不翻转，会导致最后一个数据丢失。如果数据传输继续会导致接收到一个错误数据；如果数据传输停止，则结尾会少收一数据。

解决方案

无规避方案。根据应用场景进行评估，如，当 I2S 用作音频数据通信时，以上问题对应用影响较小。

2.7. OSPI

2.7.1. TERR 错误置位

描述与影响

当配置的数据地址加数据长度超过设备地址范围上限时，会触发 TERR 置位。若随后清除 TERR 并重新发起通信，由于 OSPI_ADDR 和 OSPI_DTLEN 寄存器仍保持上一次配置值，在发送写使能指令且关闭地址模式后，将再次触发 TERR 置位。

解决方案

在再次发起通信前，重新配置 OSPI_DTLEN 和 OSPI_ADDR 寄存器，确保本次通信使用新的

地址和长度参数。

2.7.2. Cache 开启下进入内存映射模式，Abort 退出后切换到间接模式将导致通信失败

描述与影响

在开启 cache 条件下，通过配置 wrap 相关寄存器组进入内存映射模式后，再通过 Abort 退出该模式后，若后续切换到间接模式通信，则必须同步配置 tcfg 组寄存器和 wrap 组寄存器，否则需要重新初始化 OSPI 模块然后再进行间接模式通信。

解决方案

发生上述切换场景时，在进入间接模式前，同步配置 tcfg 组寄存器和 wrap 组寄存器。

2.8. CAN

2.8.1. 在 TFO 置 1 条件下，先后使能 3 个邮箱进行发送后，在中止最低优先级的发送邮箱时，会导致第二优先级的发送邮箱也会被中止

描述与影响

当所有等待的发送邮箱按照先进先出的顺序发送（TFO=1）时，如发送顺序为 0->1->2。当中止邮箱 2 发送时，若邮箱 1 仍为 pending 状态，则邮箱 1 也会被中止，即发送邮箱 1 中的数据没有被发送出去。

解决方案

使用以下解决方案之一：

1) 在中止最低优先级发送邮箱之前，确保第二优先级的发送邮箱不为 pending 状态。

2) 在中止最低优先级发送邮箱之后，重新配置第二优先级和最低优先级发送邮箱并发送。

2.8.2. 在初始化工作模式与正常工作模式间频繁切换时，导致 BUSOFF 状态下总线无法恢复退出

描述与影响

当 CAN 在初始化工作模式与正常工作模式间频繁切换时，会导致 CAN 发生 BUSOFF 后无法自动恢复或手动恢复，CAN 总线通信功能失效。

解决方案

1) 如果配置为自动离线恢复模式，则软件不需要通过切换模式来恢复离线状态；
2) 如果需要手动恢复，在初始化工作模式和正常模式工作之间不要插入延时，并且使能 BUSOFF 中断，在中断中完成模式切换。

2.9. Core

关于 Cortex-M33(r1p0)的限制，请参考"Cortex-M33 AT623 and Cortex-M33 with FPU AT624 Software Developer Errata Notice"。该文档可在 ***ARM 官方网站***下载。

2.9.1. 访问权限错误优先于未对齐的设备内存错误

该限制对应于 Arm 编号 1080541，详见"Cortex-M33 AT623 and Cortex-M33 with FPU AT624 Software Developer Errata Notice"。

描述与影响

引发未对齐设备内存访问的加载或存储操作会导致 UNALIGNED UsageFault 异常。然而，如果由于 MPU 访问权限(由 MPU_RBAR.AP 指定)导致该区域不可访问，则触发的 MemManage 故障将优先于 UsageFault。

此勘误影响所有启用 MPU 的 Cortex-M33 处理器配置。

故障发生条件如下：

MPU 已启用且：

- 加载/存储访问发生在与指令中指定的数据类型未对齐的地址上。
- 内存访问仅命中一个区域。
- 区域属性（在 MAIR 寄存器中指定）将该位置标记为设备内存。
- 区域访问权限阻止访问（即禁止非特权或写入操作）。

此限制的影响为，由于内存属性，访问权限违反引发的 MemManage 错误将优先于 UNALIGNED UsageFault 异常。

解决方案

无规避方案。然而，由于此行为在 Armv7-M 中是被允许的，因此预计现有软件不会依赖该行为。（CM33 属于 Armv8-M）。

3. 版本历史

表 3-1. 版本历史

版本号.	说明	日期
1.0	首次发布	2026 年 11 月 17 日

Important Notice

This document is the property of GigaDevice Semiconductor Inc. and its subsidiaries (the "Company"). This document, including any product of the Company described in this document (the "Product"), is owned by the Company according to the laws of the People's Republic of China and other applicable laws. The Company reserves all rights under such laws and no Intellectual Property Rights are transferred (either wholly or partially) or licensed by the Company (either expressly or impliedly) herein. The names and brands of third party referred thereto (if any) are the property of their respective owner and referred to for identification purposes only.

To the maximum extent permitted by applicable law, the Company makes no representations or warranties of any kind, express or implied, with regard to the merchantability and the fitness for a particular purpose of the Product, nor does the Company assume any liability arising out of the application or use of any Product. Any information provided in this document is provided only for reference purposes. It is the sole responsibility of the user of this document to determine whether the Product is suitable and fit for its applications and products planned, and properly design, program, and test the functionality and safety of its applications and products planned using the Product. The Product is designed, developed, and/or manufactured for ordinary business, industrial, personal, and/or household applications only, and the Product is not designed or intended for use in (i) safety critical applications such as weapons systems, nuclear facilities, atomic energy controller, combustion controller, aeronautic or aerospace applications, traffic signal instruments, pollution control or hazardous substance management; (ii) life-support systems, other medical equipment or systems (including life support equipment and surgical implants); (iii) automotive applications or environments, including but not limited to applications for active and passive safety of automobiles (regardless of front market or aftermarket), for example, EPS, braking, ADAS (camera/fusion), EMS, TCU, BMS, BSG, TPMS, Airbag, Suspension, DMS, ICMS, Domain, ESC, DCDC, e-clutch, advanced-lighting, etc.. Automobile herein means a vehicle propelled by a self-contained motor, engine or the like, such as, without limitation, cars, trucks, motorcycles, electric cars, and other transportation devices; and/or (iv) other uses where the failure of the device or the Product can reasonably be expected to result in personal injury, death, or severe property or environmental damage (collectively "Unintended Uses"). Customers shall take any and all actions to ensure the Product meets the applicable laws and regulations. The Company is not liable for, in whole or in part, and customers shall hereby release the Company as well as its suppliers and/or distributors from, any claim, damage, or other liability arising from or related to all Unintended Uses of the Product. Customers shall indemnify and hold the Company, and its officers, employees, subsidiaries, affiliates as well as its suppliers and/or distributors harmless from and against all claims, costs, damages, and other liabilities, including claims for personal injury or death, arising from or related to any Unintended Uses of the Product.

Information in this document is provided solely in connection with the Product. The Company reserves the right to make changes, corrections, modifications or improvements to this document and the Product described herein at any time without notice. The Company shall have no responsibility whatsoever for conflicts or incompatibilities arising from future changes to them. Information in this document supersedes and replaces information previously supplied in any prior versions of this document.

© 2026 GigaDevice Semiconductor Inc. - All rights reserved