

**GigaDevice Semiconductor Inc.**

**GD32E50x 芯片使用限制**

**勘误手册**

1.6 版本

（2025 年 6 月）

# 目录

|                                                                                             |    |
|---------------------------------------------------------------------------------------------|----|
| 目录 .....                                                                                    | 2  |
| 图索引 .....                                                                                   | 4  |
| 表索引 .....                                                                                   | 5  |
| 1. 前言 .....                                                                                 | 6  |
| 1.1. 芯片版本定义 .....                                                                           | 6  |
| 1.2. 芯片使用限制总览 .....                                                                         | 6  |
| 2. 芯片使用限制描述 .....                                                                           | 8  |
| 2.1. PMU .....                                                                              | 8  |
| 2.1.1. 在进入待机模式前后, 若存在频繁唤醒信号会导致 MCU 不能被唤醒 .....                                              | 8  |
| 2.1.2. 在待机模式下使用 LVD 检测会增加功耗 .....                                                           | 8  |
| 2.2. RCU .....                                                                              | 8  |
| 2.2.1. 当 DSLP_HOLD 置位时, MCU 在进入深度睡眠模式后无法被唤醒 .....                                           | 8  |
| 2.3. GPIO .....                                                                             | 9  |
| 2.3.1. 当 OSCIN 和 OSCOUT 引脚重映射为 PD0 / PD1 引脚时, PD0 / PD1 可以用作普通 GPIO 功能, 但无法用作 EXTI 功能 ..... | 9  |
| 2.3.2. PD5 上的方波或负电压会影响内核电压的稳定性 .....                                                        | 9  |
| 2.4. DAC .....                                                                              | 9  |
| 2.4.1. DAC 输出引脚和 VREFP 引脚之间存在漏电 .....                                                       | 9  |
| 2.5. TIMER .....                                                                            | 10 |
| 2.5.1. 在开启输出比较影子寄存器功能时, 使用 timer 捕获/比较事件触发 DMA 传输会导致数据丢失 .....                              | 10 |
| 2.6. SHRTIMER .....                                                                         | 10 |
| 2.6.1. 在某些情况下, DLL 校准会丢 SET / RESET .....                                                   | 10 |
| 2.6.2. 无法进入故障中断 .....                                                                       | 10 |
| 2.6.3. 配置更新源后, SHRTIMER 工作异常 .....                                                          | 10 |
| 2.6.4. 使用 DLL 对 SHRTIMER 倍频时出现波形丢失 .....                                                    | 11 |
| 2.6.5. 使用更新事件功能时出现波形丢失、计数器异常复位和计数器超周期计数问题 .....                                             | 11 |
| 2.7. I2C .....                                                                              | 11 |
| 2.7.1. 由于 BTC 未清除导致多读回一个数据 .....                                                            | 11 |
| 2.7.2. 当 I2C2 工作在 7/10 地址从模式, 收到异常时序会导致芯片 SDA 卡死 .....                                      | 11 |
| 2.8. SQPI .....                                                                             | 12 |
| 2.8.1. 外扩 PSRAM 时, 深度睡眠/深度睡眠 1/深度睡眠 2 模式下的功耗偏高 .....                                        | 12 |
| 2.8.2. 外扩 PSRAM 时, 待机模式下的功耗偏高 .....                                                         | 12 |
| 2.9. SDIO .....                                                                             | 12 |

|              |                                                                                         |           |
|--------------|-----------------------------------------------------------------------------------------|-----------|
| 2.9.1.       | 在 SDIO 多线模式（4-bit 或 8-bit 数据宽度）下，完成数据接收后，如果未及时清空 FIFO 且后续仍有数据到达，将导致 STBITE 错误一直置位 ..... | 12        |
| <b>2.10.</b> | <b>EXMC .....</b>                                                                       | <b>13</b> |
| 2.10.1.      | 当使用 NAND 控制器预充电功能时，NE 时序不能满足要求 .....                                                    | 13        |
| <b>2.11.</b> | <b>CAN .....</b>                                                                        | <b>14</b> |
| 2.11.1.      | RS 位默认值为 1 .....                                                                        | 14        |
| <b>2.12.</b> | <b>ENET .....</b>                                                                       | <b>14</b> |
| 2.12.1.      | TBU 中断无法置位 NI 状态 .....                                                                  | 14        |
| <b>2.13.</b> | <b>USB .....</b>                                                                        | <b>14</b> |
| 2.13.1.      | 当 LPM 从机连接到 PC 主机时，如果 LPM 事务的前一个控制事务 STALL，则 LPM 事务也将 STALL .....                       | 14        |
| 2.13.2.      | 高速同步压力测试中数据传输失败 .....                                                                   | 14        |
| <b>3.</b>    | <b>版本历史 .....</b>                                                                       | <b>16</b> |

---

# 图索引

|                               |   |
|-------------------------------|---|
| 图 1-1. GD32E50x 的芯片修订版本 ..... | 6 |
|-------------------------------|---|

## 表索引

|                     |   |
|---------------------|---|
| 表 1-1. 适用产品 .....   | 6 |
| 表 1-2. 芯片使用限制 ..... | 6 |

## 1. 前言

该文档适用于 GD32E50x 产品，具体参考[表 1-1. 适用产品](#)。该文档提供了在使用 GD32 MCU 过程中需要注意的技术细节，以及相关问题的解决方案。

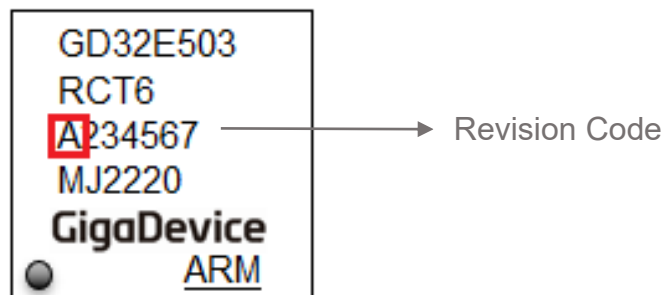
表 1-1. 适用产品

| 类型  | 产品系列          |
|-----|---------------|
| MCU | GD32E503xx 系列 |
|     | GD32E505xx 系列 |
|     | GD32E507xx 系列 |
|     | GD32E508xx 系列 |
|     | GD32EPRTxx 系列 |

### 1.1. 芯片版本定义

可通过芯片丝印上的标记来确定当前芯片的版本。丝印上第 3 行的第 1 个编码表示芯片当前版本，如[图 1-1. GD32E50x 的芯片修订版本](#)所示。

图 1-1. GD32E50x 的芯片修订版本



### 1.2. 芯片使用限制总览

GD32E50x 芯片使用限制参考[表 1-2. 芯片使用限制](#)。关于芯片使用限制的更多详细信息请参考第 2 章。

表 1-2. 芯片使用限制

| 模块  | 使用限制                                | 解决方案   |        |
|-----|-------------------------------------|--------|--------|
|     |                                     | 修订版本 A | 修订版本 B |
| PMU | 在进入待机模式前后，若存在频繁唤醒信号会导致 MCU 不能被唤醒    | N      | N      |
|     | 在待机模式下使用 LVD 检测会增加功耗                | Y      | Y      |
| RCU | 当 DSLP_HOLD 置位时，MCU 在进入深度睡眠模式后无法被唤醒 | Y      | Y      |

| 模块       | 使用限制                                                                                   | 解决方案 |      |
|----------|----------------------------------------------------------------------------------------|------|------|
|          |                                                                                        | 修订版本 | 修订版本 |
|          |                                                                                        | A    | B    |
| GPIO     | 当 OSCIN 和 OSCOUT 引脚重映射为 PD0 / PD1 引脚时, PD0 / PD1 可以用作普通 GPIO 功能, 但无法用作 EXTI 功能         | Y    | --   |
|          | PD5 上的方波或负电压会影响内核电压的稳定性                                                                | Y    | Y    |
| DAC      | DAC 输出引脚和 VREFP 引脚之间存在漏电                                                               | Y    | --   |
| TIMER    | 在开启输出比较影子寄存器功能时, 使用 timer 捕获比较事件触发 DMA 传输会导致数据丢失                                       | Y    | Y    |
| SHRTIMER | 在某些情况下, DLL 校准会丢 SET / RESET                                                           | N    | --   |
|          | 无法进入故障中断                                                                               | N    | --   |
|          | 配置更新源后, SHRTIMER 工作异常                                                                  | N    | --   |
|          | 使用 DLL 对 SHRTIMER 倍频时出现波形丢失                                                            | N    | N    |
|          | 使用更新事件功能时出现波形丢失、计数器异常复位和计数器超周期计数问题                                                     | N    | --   |
| I2C      | 由于 BTC 未清除导致多读回一个数据                                                                    | Y    | Y    |
|          | 当 I2C2 工作在 7/10 地址从模式, 收到异常时序会导致芯片 SDA 卡死                                              | N    | N    |
| SQPI     | 外扩 PSRAM 时, 深度睡眠/深度睡眠 1/深度睡眠 2 模式下的功耗偏高                                                | Y    | Y    |
|          | 外扩 PSRAM 时, 待机模式下的功耗偏高                                                                 | Y    | Y    |
| SDIO     | 在 SDIO 多线模式 (4-bit 或 8-bit 数据宽度) 下, 完成数据接收后, 如果未及时清空 FIFO 且后续仍有数据到达, 将导致 STBITE 错误一直置位 | Y    | Y    |
| EXMC     | 当使用 NAND 控制器预充电功能时, NE 时序不能满足要求                                                        | Y    | Y    |
| CAN      | RS 位默认值为 1                                                                             | N    | N    |
| ENET     | TBU 中断无法置位 NI 状态                                                                       | Y    | --   |
| USB      | 当 LPM 从机连接到 PC 主机时, 如果 LPM 事务的前一个控制事务 STALL, 则 LPM 事务也将 STALL                          | Y    | Y    |
|          | 高速同步压力测试中数据传输失败                                                                        | Y    | Y    |

注意:

Y = 存在使用限制且存在解决方案

N = 存在使用限制但不存在解决方案

'--' = 使用限制已修复

## 2. 芯片使用限制描述

### 2.1. PMU

#### 2.1.1. 在进入待机模式前后，若存在频繁唤醒信号会导致 MCU 不能被唤醒

##### 描述与影响

当通过复位内部信号 STBY\_CTL 进入待机模式时，如果存在小于 100ns 的毛刺信号，将会导致 MCU 无法被唤醒，因为窄的毛刺信号会导致内核电压异常。

**注意：**Tglitch 是 STBY\_CTL 低电平与唤醒信号（PA0 高电平）之间的时间。

##### 解决方案

无规避方案。

#### 2.1.2. 在待机模式下使用 LVD 检测会增加功耗

##### 描述与影响

开启 LVD 检测功能后，由于在待机状态下无法自动关闭 LVD 检测功能，会导致待机功耗增加。

##### 解决方案

在进入待机模式之前，应用程序禁用 LVD 检测功能。

### 2.2. RCU

#### 2.2.1. 当 DSLP\_HOLD 置位时，MCU 在进入深度睡眠模式后无法被唤醒

##### 描述与影响

当 DSLP\_HOLD 位被置位，并在深度睡眠模式下调试 MCU 时，MCU 将无法被唤醒。

##### 解决方案

当 DSLP\_HOLD 位置位以使能低功耗调试时，应用程序需在进入深度睡眠模式前将系统时钟切换至 IRC8M。

## 2.3. GPIO

### 2.3.1. 当 OSCIN 和 OSCOUT 引脚重映射为 PD0 / PD1 引脚时，PD0 / PD1 可以用作普通 GPIO 功能，但无法用作 EXTI 功能

#### 描述与影响

在不使用外部晶振功能时，当 OSCIN 和 OSCOUT 引脚重映射为 PD0 / PD1 引脚时，重映射后的 PD0 / PD1 可以用作普通 GPIO 功能，但无法用作 EXTI 功能。

#### 解决方案

当 OSCIN 和 OSCOUT 引脚重映射为 PD0 / PD1 引脚时，应用上避免使用 PD0/PD1 用作 EXTI 功能。

### 2.3.2. PD5 上的方波或负电压会影响内核电压的稳定性

#### 描述与影响

由于 PD5 引脚对干扰信号敏感，当 PD5 上的方波或负电压（超过  $VSS-0.3V$ ）会影响内核电压（1.1V 域）的稳定性。

#### 解决方案

避免在 PD5 引脚上输入方波信号或负电压（超过  $VSS-0.3V$ ）的信号。

## 2.4. DAC

### 2.4.1. DAC 输出引脚和 VREFP 引脚之间存在漏电

#### 描述与影响

当 DAC 关闭时， $V_{DD}$  电压高于  $V_{REFP}$  电压 0.7V 时，DAC 输出引脚（PA4 / PA5）于  $V_{REFP}$  引脚之间存在漏电。

#### 解决方案

确保  $V_{DD}$  与  $V_{REFP}$  之间的电压差超过 0.7V。

## 2.5. TIMER

### 2.5.1. 在开启输出比较影子寄存器功能时，使用 **timer** 捕获/比较事件触发 **DMA** 传输会导致数据丢失

#### 描述与影响

当使用 **timer** 捕获/比较事件触发 **DMA** 传输并且开启了输出比较影子寄存器功能时，**DMA** 传输数据 0x00 到 **TIMERx\_CHyCV** 寄存器将会导致 0x00 之后的第二个数据丢失。

#### 解决方案

使用以下方法之一：

- 1) 在 **DMA** 传输缓冲区中不要使用数据 0x00；
- 2) 0x00 之后的第二个数据搬运两次；
- 3) 使用 **timer** 更新事件触发 **DMA** 搬运。

## 2.6. SHRTIMER

### 2.6.1. 在某些情况下，**DLL** 校准会丢 **SET / RESET**

#### 描述与影响

如果在 **DLL** 校准期间发生 **SET / RESET** 事件，**SET / RESET** 事件可能会丢失且对输出无影响。

#### 解决方案

无规避方案。

### 2.6.2. 无法进入故障中断

#### 描述与影响

当发生来自系统故障或故障通道的故障事件时，无法产生相应的中断。

#### 解决方案

无规避方案。

### 2.6.3. 配置更新源后，**SHRTIMER** 工作异常

#### 描述与影响

当 **SHRTIMER** 影子寄存器使能时，**SHRTIMER** 工作异常。

---

**解决方案**

无规避方案。

**2.6.4. 使用 DLL 对 SHRTIMER 倍频时出现波形丢失****描述与影响**

当使用 DLL 对 SHRTIMER 进行倍频时，内部倍频器可能发生采样偏差，导致 SHRTIMER 波形丢失。

**解决方案**

无规避方案。

**2.6.5. 使用更新事件功能时出现波形丢失、计数器异常复位和计数器超周期计数问题****描述与影响**

当使用 SHRTIMER 更新事件功能时，会出现波形丢失、计数器异常复位、计数器超周期计数等问题。

**解决方案**

无规避方案。

**2.7. I2C****2.7.1. 由于 BTC 未清除导致多读回一个数据****描述与影响**

当 RBNE 置位且 BTC 未置位时，如果在读取 I2C\_DATA 寄存器数据之前发生中断且在中断处理过程中 BTC 标志被置位，那么 I2C 将额外读取一个数据，原因是只读取数据操作无法清除 BTC 标志。

**注意：**以上问题仅适用于 I2C0 / I2C1。

**解决方案**

- 1) 使用中断方法读取 I2C\_DATA 寄存器（需要更高的中断优先级）；
- 2) 使用 DMA 方法读取 I2C\_DATA 寄存器（推荐）。

**2.7.2. 当 I2C2 工作在 7/10 地址从模式，收到异常时序会导致芯片 SDA 卡死****描述与影响**

当 I2C 作为从设备运行且配置为 7 位地址模式时，主机通过 IO 模拟 I2C 通信。如果主机发送

如下时序，则会导致 I2C 进入错误状态，I2C 无法正常工作，SDA 恒低：

Start +10Bit Match Head Addr + Start + 7Bit Addr Read + Wait ACK+Start

当 I2C 作为从设备运行且配置为 10 位地址模式时，主机通过 IO 模拟 I2C 通信，如果主机发送如下时序，则会导致 I2C 进入错误状态，I2C 无法正常工作，SDA 恒低：

Start +10Bit Mismatch Head Addr +Start

或

Start +10 Bit Match Head Addr+Wait ACK+10 Bit Mismatch 8 Bit Addr+Start

注意：以上问题仅适用于 I2C2。

#### 解决方案

定时检测 SDA 状态，如果识别到 SDA 恒低，重新初始化 I2C 模块。

## 2.8. SQPI

### 2.8.1. 外扩 PSRAM 时，深度睡眠/深度睡眠 1/深度睡眠 2 模式下的功耗偏高

#### 描述与影响

外扩 PSRAM 时，深度睡眠/深度睡眠 1/深度睡眠 2 模式下的功耗偏高。

#### 解决方案

在进入深度睡眠/深度睡眠 1/深度睡眠 2 模式前，将未使用的 GPIO 配置为模拟模式并在唤醒后重新初始化对应的 GPIO。

### 2.8.2. 外扩 PSRAM 时，待机模式下的功耗偏高

#### 描述与影响

MCU 进入待机模式后，连接到 PSRAM 的片选信号 CEN 的 PF6 引脚处于掉电状态，导致 PSRAM 无法进入待机模式。

#### 解决方案

使用深度睡眠/深度睡眠 1/深度睡眠 2 模式替代待机模式。

## 2.9. SDIO

### 2.9.1. 在 SDIO 多线模式（4-bit 或 8-bit 数据宽度）下，完成数据接收后，如果未及时清空 FIFO 且后续仍有数据到达，将导致 STBITE 错误一直置位

#### 描述与影响

在 SDIO 多线模式（4-bit 或 8-bit 数据宽度）下，完成数据接收后，如果未及时清空 FIFO 且后续仍有数据到达，将导致 STBITE 错误一直置位。

### 解决方案

使用以下解决方案之一：

- 1) 当使用轮询模式时，软件应同时检查 STBITE 标志和 DTEND 标志。仅当 STBITE 置位且 DTEND 未置位时，STBITE 标志才被视为有效。参考代码如下：

```
if ((RESET != sdio_flag_get(SDIO_FLAG_STBITE)) && \
    (RESET == sdio_flag_get(SDIO_FLAG_DTEND))){
    /* user code */
    ....
}
```

- 2) 当使用中断模式时，中断函数应优先处理 DTEND 标志，再处理 STBITE 标志，并在处理 DTEND 标志的代码中清除中断使能位 STBITEIE。参考代码如下：

```
void SDIO_IRQHandler(void){
    if((RESET != sdio_flag_get(SDIO_FLAG_DTEND)) && \
        (0U != (SDIO_INTEN & SDIO_INTEN_DTENDIE))){
        sdio_interrupt_disable(SDIO_INT_STBITE);
        /* user code */
        ....
    }
    if((RESET != sdio_flag_get(SDIO_FLAG_STBITE)) && \
        (0U != (SDIO_INTEN & SDIO_INT_STBITEIE))){
        /* user code */
        ....
    }
}
```

- 3) 多块读不使用 CMD12 停止数据开放式传输的方式，而是使用 CMD23 提前通知从机设备需要传输的数据块数量。那么当 DTEND 置位后，从机不会再有多余的数据发送到数据线上。

## 2.10. EXMC

### 2.10.1. 当使用 NAND 控制器预充电功能时，NE 时序不能满足要求

#### 描述与影响

对于 EXMC\_NCE 敏感的 NAND 闪存，当使用 NAND 预充电功能时，NE 时序不能满足要求，即当 EXMC\_INTx 有效时，NE 信号保持低电平。

#### 解决方案

使用通用 I/O 口模拟 NE 时序去完成 NAND 读写操作。在开始读写后，将 NE 信号保持拉低。

## 2.11. CAN

### 2.11.1. RS 位默认值为 1

#### 描述与影响

在默认或接收状态下，CAN\_STAT 寄存器的 RS 位是 1；处于发送状态时，RS 位清 0。

#### 解决方案

使用时，注意上述逻辑处理。

## 2.12. ENET

### 2.12.1. TBU 中断无法置位 NI 状态

#### 描述与影响

ENET\_DMA\_STAT 寄存器中的 NI 位不能被 TBU 中断置位，导致无法产生 NI 中断。

#### 解决方案

轮询 ENET\_DMA\_STAT 寄存器中的 TBU 位以获取 TBU 状态。

## 2.13. USB

### 2.13.1. 当 LPM 从机连接到 PC 主机时，如果 LPM 事务的前一个控制事务 STALL，则 LPM 事务也将 STALL

#### 描述与影响

软件代码中的 STALL 操作会同时 STALL 掉控制端点的 IN 与 OUT 两个方向。如果控制端点的输出方向是 STALL，则下一个输出控制事务将无法正确响应，并直接返回 STALL。但是，可以正常接收到 SETUP 事务。LPM 事务不属于 SETUP 事务。LPM 事务是一种特殊的事务，相当于 OUT 事务，导致其不能被正常 ACK。

#### 解决方案

根据不同 PC 主机的需求，修改 USB 相关代码。

### 2.13.2. 高速同步压力测试中数据传输失败

#### 描述与影响

在进行高速同步压力测试时，数据收发一段时间后，出现设备对于主机的 IN 与 OUT 令牌包无

任何响应的问题，导致数据传输中断。

**注意：**此限制适用于 USB 产品认证阶段。

### **解决方案**

使用外部晶振进行高速同步压力测试。

### 3. 版本历史

表 3-1. 版本历史

| 版本号. | 说明                                                                                                                                                                                                                                                                                                | 日期               |
|------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|------------------|
| 1.0  | 首次发布                                                                                                                                                                                                                                                                                              | 2022 年 12 月 12 日 |
| 1.1  | 更新 1.2 小节注意事项                                                                                                                                                                                                                                                                                     | 2023 年 4 月 4 日   |
| 1.2  | 添加 PMU 模块使用限制，参考 2.1.1 小节                                                                                                                                                                                                                                                                         | 2023 年 11 月 2 日  |
| 1.3  | 1. 添加 B 版芯片使用限制<br>2. 添加 RCU / GPIO / DAC / TIMER / I2C / EXMC / CAN / ENET 模块使用限制                                                                                                                                                                                                                | 2024 年 4 月 24 日  |
| 1.4  | 更新 GPIO 限制描述和影响，参考 2.3.2 小节                                                                                                                                                                                                                                                                       | 2024 年 6 月 27 日  |
| 1.5  | 1. 更新 GPIO 限制描述，参考 <u>PD5 上的方波或负电压会影响内核电压的稳定性</u><br>2. 更新 I2C 使用限制描述，参考 <u>当 SDA 线路干扰导致 I2C 总线上的数据乱码时，概率性导致 I2C 从设备卡死</u><br>3. 更新 USB 使用限制描述，参考 <u>高速同步压力测试中数据传输失败</u><br>4. 删除 SQPI 限制，参考 <u>对 PSRAM 的非对齐访问会导致程序跑飞</u>                                                                         | 2024 年 9 月 1 日   |
| 1.6  | 1. 更新 SHRTIMER 版本 B 解决方案，参考 <u>表 1-2. 芯片使用限制</u><br>2. 更新 SHRTIMER 限制描述，参考 <u>使用 DLL 对 SHRTIMER 倍频时出现波形丢失</u><br>3. 添加 SDIO 模块使用限制，参考 <u>在 SDIO 多线模式（4-bit 或 8-bit 数据宽度）下，完成数据接收后，如果未及时清空 FIFO 且后续仍有数据到达，将导致 STBITE 错误一直置位</u><br>4. 更新 I2C 限制，参考 <u>当 I2C2 工作在 7/10 地址从模式，收到异常时序会导致芯片 SDA 卡死</u> | 2025 年 6 月 25 日  |

## Important Notice

This document is the property of GigaDevice Semiconductor Inc. and its subsidiaries (the "Company"). This document, including any product of the Company described in this document (the "Product"), is owned by the Company according to the laws of the People's Republic of China and other applicable laws. The Company reserves all rights under such laws and no Intellectual Property Rights are transferred (either wholly or partially) or licensed by the Company (either expressly or impliedly) herein. The names and brands of third party referred thereto (if any) are the property of their respective owner and referred to for identification purposes only.

To the maximum extent permitted by applicable law, the Company makes no representations or warranties of any kind, express or implied, with regard to the merchantability and the fitness for a particular purpose of the Product, nor does the Company assume any liability arising out of the application or use of any Product. Any information provided in this document is provided only for reference purposes. It is the sole responsibility of the user of this document to determine whether the Product is suitable and fit for its applications and products planned, and properly design, program, and test the functionality and safety of its applications and products planned using the Product. The Product is designed, developed, and/or manufactured for ordinary business, industrial, personal, and/or household applications only, and the Product is not designed or intended for use in (i) safety critical applications such as weapons systems, nuclear facilities, atomic energy controller, combustion controller, aeronautic or aerospace applications, traffic signal instruments, pollution control or hazardous substance management; (ii) life-support systems, other medical equipment or systems (including life support equipment and surgical implants); (iii) automotive applications or environments, including but not limited to applications for active and passive safety of automobiles (regardless of front market or aftermarket), for example, EPS, braking, ADAS (camera/fusion), EMS, TCU, BMS, BSG, TPMS, Airbag, Suspension, DMS, ICMS, Domain, ESC, DCDC, e-clutch, advanced-lighting, etc.. Automobile herein means a vehicle propelled by a self-contained motor, engine or the like, such as, without limitation, cars, trucks, motorcycles, electric cars, and other transportation devices; and/or (iv) other uses where the failure of the device or the Product can reasonably be expected to result in personal injury, death, or severe property or environmental damage (collectively "Unintended Uses"). Customers shall take any and all actions to ensure the Product meets the applicable laws and regulations. The Company is not liable for, in whole or in part, and customers shall hereby release the Company as well as its suppliers and/or distributors from, any claim, damage, or other liability arising from or related to all Unintended Uses of the Product. Customers shall indemnify and hold the Company, and its officers, employees, subsidiaries, affiliates as well as its suppliers and/or distributors harmless from and against all claims, costs, damages, and other liabilities, including claims for personal injury or death, arising from or related to any Unintended Uses of the Product.

Information in this document is provided solely in connection with the Product. The Company reserves the right to make changes, corrections, modifications or improvements to this document and the Product described herein at any time without notice. The Company shall have no responsibility whatsoever for conflicts or incompatibilities arising from future changes to them. Information in this document supersedes and replaces information previously supplied in any prior versions of this document.