

GigaDevice Semiconductor Inc.

GD32L233 芯片使用限制

勘误手册

1.5 版本

(2026 年 4 月)

目录

目录.....	2
图索引.....	4
表索引.....	5
1. 前言.....	6
1.1. 芯片版本定义.....	6
1.2. 芯片使用限制总览.....	6
2. 芯片使用限制描述.....	8
2.1. PMU.....	8
2.1.1. 在深度睡眠模式下 FWDGTRSTF 标志无法置位.....	8
2.2. RCU.....	8
2.2.1. 当 LXTAL 意外停振时，禁能 LXTAL 无法清除 LXTALSTB 位.....	8
2.3. ADC.....	9
2.3.1. 当 ADC 时钟等于或低于其 APB 总线时钟的 1/4 时，会出现 ADC 数据采集错误.....	9
2.4. DAC.....	9
2.4.1. 在 DAC 噪声模式下，当配置 (DH+DWBW) 值超过 4095 时，会导致 DAC 输出电压出现异常断点.....	9
2.5. USART.....	9
2.5.1. 通过空闲帧将 USART 从静默模式唤醒时，再次进入静默模式时将无法被唤醒.....	9
2.5.2. 通过空闲帧将 USART 从静默模式唤醒时，IDLEF 会置位.....	10
2.5.3. DENR = 1, DDRE = 0, HCM = 1 时，会出现 RTS 一直拉高.....	10
2.6. I2C.....	10
2.6.1. I2C 作从机配置为 10 位地址模式时，如果外部主机发送完一帧数据后未正常发送 STOP 信号，会导致 I2C 从机后续无法匹配到从机地址.....	10
2.6.2. 由从机拉低 SCL 线导致的 SMBUS 主机超时，可能会导致 SMBUS 主机无法发出 STOP 信号 10	
2.6.3. I2C 作主机配置为 10 位地址模式时，在发送完一帧数据后未正常发送 STOP 信号，会导致后续数据帧发送异常.....	11
2.6.4. I2C 作主机配置为 10 位地址接收模式且 HEAD10R=1 时，传输时序异常.....	11
2.6.5. 当 I2C 工作在 7/10 地址从模式，收到异常时序会导致芯片 SDA 卡死.....	11
2.6.6. I2C 作主机发送，若最后一字节从机回 NACK，则传输完成中断里无法正确发送 START.....	12
2.7. I2S.....	12
2.7.1. I2S 引脚配置为开漏并外接 1.8V 上拉，使用 MSB 对齐模式时会导致从机数据接收异常.....	12
2.8. SLCD.....	12
2.8.1. 不支持使用内部电压源.....	12

2.9. Core	12
3. 版本历史	14

图索引

图 1-1. GD32L233 的芯片修订版本	6
-------------------------------	---

表索引

表 1-1. 适用产品	6
表 1-2. 芯片使用限制	6
表 3-1. 版本历史	14

1. 前言

该文档适用于 GD32L233 产品，具体参考[表 1-1. 适用产品](#)。该文档提供了在使用 GD32 MCU 过程中需要注意的技术细节，以及相关问题的解决方案。

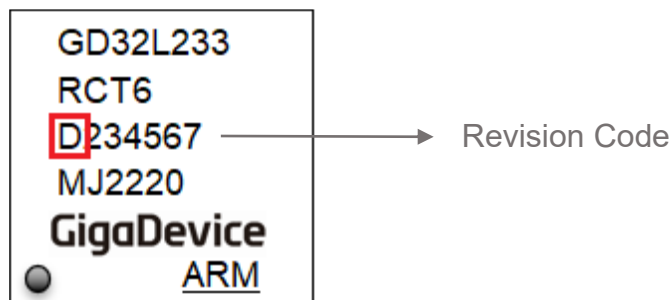
表 1-1. 适用产品

类型	产品系列
MCU	GD32L233xx 系列

1.1. 芯片版本定义

可通过芯片丝印上的标记来确定当前芯片的版本。丝印上第 3 行的第 1 个编码表示芯片当前版本，如[图 1-1. GD32L233 的芯片修订版本](#)所示。

图 1-1. GD32L233 的芯片修订版本



1.2. 芯片使用限制总览

GD32L233 芯片使用限制参考[表 1-2. 芯片使用限制](#)。关于芯片使用限制的更多详细信息请参考第 2 章。

表 1-2. 芯片使用限制

模块	使用限制	解决方案			
		修订版本 B	修订版本 C	修订版本 D	修订版本 E
PMU	在深度睡眠模式下 FWDGTRSTF 标志无法置位	Y	Y	Y	Y
RCU	当 LXTAL 意外停振时，禁能 LXTAL 无法清除 LXTALSTB 位	Y	Y	Y	Y
ADC	当 ADC 时钟等于或低于其 APB 总线时钟的 1/4 时，会出现 ADC 数据采集错误	Y	Y	Y	Y
DAC	在 DAC 噪声模式下，当配置 (DH+DWBW) 值超过 4095 时，会导致 DAC 输出电压出现异常断点	Y	Y	Y	Y
USART	通过空闲帧将 USART 从静默模式唤醒时，再次进入静默模式时将无法被唤醒	Y	Y	Y	Y

模块	使用限制	解决方案			
		修订版本 B	修订版本 C	修订版本 D	修订版本 E
	通过空闲帧将 USART 从静默模式唤醒时, IDLEF 会置位	Y	Y	Y	Y
	DENR = 1, DDRE = 0, HCM = 1 时, 会出现 RTS 一直拉高	N	N	N	N
I2C	I2C 作从机配置为 10 位地址模式时, 如果外部主机发送完一帧数据后未正常发送 STOP 信号, 会导致 I2C 从机后续无法匹配到从机地址	Y	Y	Y	Y
	由从机拉低 SCL 线导致的 SMBUS 主机超时, 可能会导致 SMBUS 主机无法发出 STOP 信号	N	N	N	N
	I2C 作主机配置为 10 位地址模式时, 在发送完一帧数据后未正常发送 STOP 信号, 会导致后续数据帧发送异常	Y	Y	Y	Y
	I2C 作主机配置为 10 位地址接收模式且 HEAD10R=1 时, 传输时序异常	Y	Y	Y	Y
	当 I2C 工作在 7/10 地址从模式, 收到异常时序会导致芯片 SDA 卡死	Y	Y	Y	Y
	I2C 作主机发送, 若最后一字节从机回 NACK, 则传输完成中断里无法正确发送 START	Y	Y	Y	Y
I2S	I2S 引脚配置为开漏并外接 1.8V 上拉, 使用 MSB 对齐模式时会导致从机数据接收异常	Y	Y	Y	Y
SLCD	不支持使用内部电压源	Y	Y	--	--

注意:

Y = 存在使用限制且存在解决方案

N = 存在使用限制但不存在解决方案

'-' = 使用限制已修复

2. 芯片使用限制描述

2.1. PMU

2.1.1. 在深度睡眠模式下 FWDGTRSTF 标志无法置位

描述与影响

当 MCU 处于 Deep-sleep / Deep-sleep 1 / Deep-sleep 2 模式时，由 FWDGT 导致的 MCU 复位无法置位 FWDGTRSTF。

解决方案

应用程序可以判断 FWDGT 是否发生了复位。例如，通过标记系统是否发生过复位，然后排除复位的原因，就可以确定 MCU 复位是否由 FWDGT 复位引起。

2.2. RCU

2.2.1. 当 LXTAL 意外停振时，禁能 LXTAL 无法清除 LXTALSTB 位

描述与影响

当 LXTAL 意外停振时，LXTALSTB 位无法通过禁能 LXTAL 清除，导致 LXTAL 无法重新启动。

解决方案

通过重复置位和复位 LXTALBPS 超过十次来清除 LXTALSTB 位，然后重新配置 LXTAL。以下是清除 LXTALSTB 位的参考代码：

```
void lxtal_stb_clear(void)
{
    volatile uint32_t i = 0U;
    /* close LXTAL clock */
    rcu_osc_off(RCU_LXTAL);
    /* set PC14 */
    rcu_periph_clock_enable(RCU_GPIOC);
    gpio_mode_set(GPIOC, GPIO_MODE_OUTPUT, GPIO_PUPD_NONE, GPIO_PIN_14);
    gpio_output_options_set(GPIOC, GPIO_OTYPE_PP, GPIO_OSPEED_50MHZ,
        GPIO_PIN_14);
    GPIO_BOP(GPIOC) = GPIO_PIN_14;
    for(i = 0; i < 10; i++) {
        /* enable the LXTAL bypass mode */
        rcu_osc_bypass_mode_enable(RCU_LXTAL);
        /* disable the LXTAL bypass mode */
    }
}
```

```
rcu_osc_bypass_mode_disable(RCU_LXTAL);  
}  
}
```

2.3. ADC

2.3.1. 当 ADC 时钟等于或低于其 APB 总线时钟的 1/4 时，会出现 ADC 数据采集错误

描述与影响

当 ADC 时钟等于或低于其 APB 总线时钟的 1/4 时，在 EOC 置位后立刻读取 ADC_RDATA 寄存器会导致数据采集错误。

解决方案

在 EOC 标志置位后，延迟 2 个 ADC 时钟后再读取 ADC_RDATA 寄存器。

2.4. DAC

2.4.1. 在 DAC 噪声模式下，当配置 (DH+DWBW) 值超过 4095 时，会导致 DAC 输出电压出现异常断点

描述与影响

当 DAC 配置为噪声模式且 DAC 输出值设置为较大值时，叠加值 (DH+DWBW) 将超过最大值 4095，导致 DAC 输出信号出现零电压异常断点。

解决方案

配置 DAC 输出值和噪声波峰值时，避免叠加值 (DH+DWBW) 溢出。

2.5. USART

2.5.1. 通过空闲帧将 USART 从静默模式唤醒时，再次进入静默模式时将无法被唤醒

描述与影响

当 USART 工作在多处理器通信模式且通过空闲帧将 USART 从静默模式唤醒时，在总线处于空闲模式且 USART 进入静默模式后，将导致 USART 将无法被唤醒。

解决方案

当使用空闲帧唤醒 USART 静默模式时，在总线处于空闲时，不允许进入静默模式。

2.5.2. 通过空闲帧将 USART 从静默模式唤醒时，IDLEF 会置位

描述与影响

通过空闲帧将 USART 从静默模式唤醒时，IDLEF 会置位。如果此时开启了 IDLE 中断，则在空闲帧唤醒后会进入 IDLE 中断处理函数。

解决方案

在进入静默模式前关闭 IDLE 中断，并在需要的时候开启 IDLE 中断。

2.5.3. DENR = 1, DDRE = 0, HCM = 1 时，会出现 RTS 一直拉高

描述与影响

DENR = 1, DDRE = 0, HCM = 1 时，会出现 RTS 一直拉高，流控失效。

解决方案

使用中确保以上条件不同时成立。

2.6. I2C

2.6.1. I2C 作从机配置为 10 位地址模式时，如果外部主机发送完一帧数据后未正常发送 STOP 信号，会导致 I2C 从机后续无法匹配到从机地址

描述与影响

I2C 作从机配置为 10 位地址模式时，如果外部主机发送完一帧数据后未正常发送 STOP 信号，而是接着发送 START 信号启动第二帧数据的发送，会导致 I2C 从机将主机发送的从机地址第二字节（10 位地址中的低 8 位地址）识别为数据且地址匹配标志（ADDSEND）不会置位。例如，当从机处于地址轮询状态时，会导致从机一直等待地址匹配而无法跳出循环；当从机处于中断或 DMA 模式时，同样由于无法匹配从机地址而无法进行后续的数据处理。

解决方案

当 I2C 作从机使用 10 位地址模式时，外部 I2C 主机在每一帧发送结束后，要发对应的 STOP 信号。

2.6.2. 由从机拉低 SCL 线导致的 SMBUS 主机超时，可能会导致 SMBUS 主机无法发出 STOP 信号

描述与影响

当 I2C 作 SMBUS 主机时，由从机拉低 SCL 线导致的 SMBUS 主机超时，可能会导致 SMBUS 主机无法发出 STOP 信号，不满足 SMBUS 协议要求。

解决方案

无规避方案。

2.6.3. I2C 作主机配置为 10 位地址模式时，在发送完一帧数据后未正常发送 STOP 信号，会导致后续数据帧发送异常

描述与影响

I2C 作主机发送完一帧数据后未正常发送 STOP 信号，然后软件修改配置为主机接收模式，此时无论 HEAD10R 配置为 0 还是 1，主机接收部分的波形都是 RESTART+10bit address head+Master Receive，即 HEAD10R 配置无效。

I2C 作主机发送完一帧数据后未正常发送 STOP 信号，不修改主机传输方向（仍为发送端），当 HEAD10R = 0 时，后续 RESTART 会直接进入主机接收的波形（RESTART+10bit address head+Master Receive）；HEAD10R=1，后续 RESTART 会循环发送主机循环发送地址序列的第一部分（RESTART+10bit address head）。

解决方案

I2C 作主机配置为 10 位地址模式时，在每一帧发送结束后，要发对应的 STOP 信号。

2.6.4. I2C 作主机配置为 10 位地址接收模式且 HEAD10R=1 时，传输时序异常

描述与影响

I2C 作主机配置为 10 位地址接收模式且 HEAD10R=1 时，I2C 主机时序形为 START+10bit address head+Master Receive，会导致从机不会 ACK，无法寻址到从机设备。该配置下，一帧正常的主机发送序列应该为 START + 10 位地址头（写）+第二个地址字节+RESTART + 10 位地址头（读）。

解决方案

当主机需要发送 START + 10 位地址头（写）+第二个地址字节+RESTART + 10 位地址头（读）序列时，将 HEAD10R 配置为 0。

2.6.5. 当 I2C 工作在 7/10 地址从模式，收到异常时序会导致芯片 SDA 卡死

描述与影响

当 I2C 作为从设备运行且配置为 7 位地址模式时，主机通过 IO 模拟 I2C 通信。如果主机发送如下时序，则会导致 I2C 进入错误状态，I2C 无法正常工作，SDA 恒低：

Start +10Bit Match Head Addr + Start + 7Bit Addr Read + Wait ACK+Start

当 I2C 作为从设备运行且配置为 10 位地址模式时，主机通过 IO 模拟 I2C 通信，如果主机发送如下时序，则会导致 I2C 进入错误状态，I2C 无法正常工作，SDA 恒低：

Start +10Bit Mismatch Head Addr +Start

或

Start +10 Bit Match Head Addr+Wait ACK+10 Bit Mismatch 8 Bit Addr+Start

解决方案

定时检测 SDA 状态，如果识别到 SDA 恒低，重新初始化 I2C 模块。

2.6.6. I2C 作主机发送，若最后一字节从机回 NACK，则传输完成中断里无法正确发送 START

描述与影响

I2C 作主机发送完最后一字节数据，从机回复 NACK 信号，则传输完成 (TC) 中断里主机无法正确发送 START，即无法开启下一次传输。

解决方案

在 NACK 中断中发送一次 STOP 信号，然后再启动下一次传输。

2.7. I2S

2.7.1. I2S 引脚配置为开漏并外接 1.8V 上拉，使用 MSB 对齐模式时会导致从机数据接收异常

描述与影响

I2S 引脚配置为开漏且外部接 1.8V 上拉，当 I2S 作主机发送且工作标准选择 MSB 对齐模式时，在 WS 引脚拉高后，SD 和 SCK 之间会存在一个周期左右的相位延迟，导致数据传输和时钟不匹配，从而导致从机设备无法正常接收数据。

解决方案

I2S 主机和从机的音频标准采用 I2S 飞利浦标准来避免上述问题。

2.8. SLCD

2.8.1. 不支持使用内部电压源

描述与影响

SLCD 只支持使用外部电压源，不支持使用内部电压源。

解决方案

使用外部电压源。

2.9. Core

关于 Cortex-M23 的限制，请参考“Cortex-M23 Software Developer Errata Notice”。该文档可

在 ARM 官方网站下载。

3. 版本历史

表 3-1. 版本历史

版本号.	说明	日期
1.0	首次发布	2022 年 11 月 11 日
1.1	添加 D 版芯片使用限制	2023 年 3 月 28 日
1.2	更新 1.2 小节注意事项	2023 年 4 月 4 日
1.3	<ol style="list-style-type: none"> 更新 PMU 限制描述, 参考 <u>在深度睡眠模式下 FWDGTRSTF 标志无法置位</u> 添加 RCU 模块使用限制, 参考 <u>当 LXTAL 意外停振时, 禁能 LXTAL 无法清除 LXTALSTB 位</u> 添加 I2C 模块使用限制, 参考 <u>当 SDA 线路干扰导致 I2C 总线上的数据乱码时, 概率性导致 I2C 从设备卡死</u> 添加 E 版芯片使用限制 	2024 年 9 月 23 日
1.4	<ol style="list-style-type: none"> 更新 <u>芯片使用限制总览</u> 更新 RCU 模块使用限制, 参考 <u>当 LXTAL 意外停振时, 禁能 LXTAL 无法清除 LXTALSTB 位</u> 	2025 年 2 月 21 日
1.5	<ol style="list-style-type: none"> 更新 I2C 限制, 参考 <u>当 I2C 工作在 7/10 地址从模式, 收到异常时序会导致芯片 SDA 卡死</u> 更新 RCU 限制解决方案, 参考 <u>当 LXTAL 意外停振时, 禁能 LXTAL 无法清除 LXTALSTB 位</u> 添加 ADC 模块使用限制, 参考 <u>当 ADC 时钟等于或低于其 APB 总线时钟的 1/4 时, 会出现 ADC 数据采集错误</u> 添加 DAC 模块使用限制, 参考 <u>在 DAC 噪声模式下, 当配置 (DH+DWBW) 值超过 4095 时, 会导致 DAC 输出电压出现异常断点</u> 添加 USART 模块使用限制, 参考 <u>通过空闲帧将 USART 从静默模式唤醒时, 再次进入静默模式时将无法被唤醒和通过空闲帧将 USART 从静默模式唤醒时, IDLEF 会置位和 DENR = 1, DDRE = 0, HCM = 1 时, 会出现 RTS 一直拉高</u> 添加 I2C 模块使用限制, 参考 <u>I2C 作从机配置为 10 位地址模式时, 如果外部主机发送完一帧数据后未正常发送 STOP 信号, 会导致 I2C 从机后续无法匹配到从机地址和由从机拉低 SCL 线导致的 SMBUS 主机超时, 可能会导致 SMBUS 主机无法发出 STOP 信号和 I2C 作主机配置为 10 位地址模式时, 在发送完一帧数据后未正常发送 STOP 信号, 会导致后续数据帧</u> 	2026 年 4 月 30 日

	<p><u>发送异常和 I2C 作主机配置为 10 位地址接收模式且 HEAD10R=1 时, 传输时序异常和 I2C 作主机发送, 若最后一字节从机回 NACK, 则传输完成中断里无法正确发送 START</u></p> <p>7. 添加 I2S 模块使用限制, 参考 <u>I2S 引脚配置为开漏并外接 1.8V 上拉, 使用 MSB 对齐模式时会导致从机数据接收异常</u></p>	
--	--	--

Important Notice

This document is the property of GigaDevice Semiconductor Inc. and its subsidiaries (the "Company"). This document, including any product of the Company described in this document (the "Product"), is owned by the Company according to the laws of the People's Republic of China and other applicable laws. The Company reserves all rights under such laws and no Intellectual Property Rights are transferred (either wholly or partially) or licensed by the Company (either expressly or impliedly) herein. The names and brands of third party referred thereto (if any) are the property of their respective owner and referred to for identification purposes only.

To the maximum extent permitted by applicable law, the Company makes no representations or warranties of any kind, express or implied, with regard to the merchantability and the fitness for a particular purpose of the Product, nor does the Company assume any liability arising out of the application or use of any Product. Any information provided in this document is provided only for reference purposes. It is the sole responsibility of the user of this document to determine whether the Product is suitable and fit for its applications and products planned, and properly design, program, and test the functionality and safety of its applications and products planned using the Product. The Product is designed, developed, and/or manufactured for ordinary business, industrial, personal, and/or household applications only, and the Product is not designed or intended for use in (i) safety critical applications such as weapons systems, nuclear facilities, atomic energy controller, combustion controller, aeronautic or aerospace applications, traffic signal instruments, pollution control or hazardous substance management; (ii) life-support systems, other medical equipment or systems (including life support equipment and surgical implants); (iii) automotive applications or environments, including but not limited to applications for active and passive safety of automobiles (regardless of front market or aftermarket), for example, EPS, braking, ADAS (camera/fusion), EMS, TCU, BMS, BSG, TPMS, Airbag, Suspension, DMS, ICMS, Domain, ESC, DCDC, e-clutch, advanced-lighting, etc.. Automobile herein means a vehicle propelled by a self-contained motor, engine or the like, such as, without limitation, cars, trucks, motorcycles, electric cars, and other transportation devices; and/or (iv) other uses where the failure of the device or the Product can reasonably be expected to result in personal injury, death, or severe property or environmental damage (collectively "Unintended Uses"). Customers shall take any and all actions to ensure the Product meets the applicable laws and regulations. The Company is not liable for, in whole or in part, and customers shall hereby release the Company as well as its suppliers and/or distributors from, any claim, damage, or other liability arising from or related to all Unintended Uses of the Product. Customers shall indemnify and hold the Company, and its officers, employees, subsidiaries, affiliates as well as its suppliers and/or distributors harmless from and against all claims, costs, damages, and other liabilities, including claims for personal injury or death, arising from or related to any Unintended Uses of the Product.

Information in this document is provided solely in connection with the Product. The Company reserves the right to make changes, corrections, modifications or improvements to this document and the Product described herein at any time without notice. The Company shall have no responsibility whatsoever for conflicts or incompatibilities arising from future changes to them. Information in this document supersedes and replaces information previously supplied in any prior versions of this document.