

GigaDevice Semiconductor Inc.

GD32H7xx 电源旁路模式使用指南

应用笔记

AN225

1.0 版本

(2024 年 12 月)

目录

目录.....	2
图索引	3
表索引	4
1. 前言.....	5
2. 电源旁路模式介绍	6
3. 上下电时序.....	8
4. 外部电源设计	9
4.1. 使用 LDO 供电.....	9
4.2. GPIO 对电源旁路模式的影响	10
4.3. 电源旁路模式的优化方案	11
4.3.1. 使用复位芯片方案	11
5. 外部电源使用注意事项.....	13
6. 版本历史	14

图索引

图 2-1. 旁路模式 (包含 SMPS 模块)	6
图 2-2. 旁路模式 (不包含 SMPS 模块).....	6
图 3-1. 旁路模式上下电时序图.....	8
图 3-2. 使用复位芯片避开不合适的上下电时序.....	8
图 4-1. 使用 LDO 为 VCORE 供电原理图.....	9
图 4-2. 使用 LDO 为 VCORE 供电上电时序.....	10
图 4-3. 使用 LDO 为 VCORE 供电下电时序.....	10
图 4-4. GPIO 漏电导致 VCORE 电压振荡.....	11
图 4-5. 使用复位芯片避免误操作.....	12

表索引

表 2-1. 旁路模式寄存器配置表.....	7
表 4-1. GD30LD1002x 数据表（节选）	9
表 6-1. 版本历史.....	14

1. 前言

本文是专门为开发 GD32H7xx 系列的工程设计人员提供，主要介绍了 GD32H7xx 电源旁路模式的使用方法、注意事项、外围器件选型等。随着半导体技术的发展，芯片内部电路集成度越来越高，随之而来的就是芯片的发热密度提升。随着芯片结温（Junction Temperature, T_j ）的上升，器件的寿命会下降，故障率也会随之增加。GD32H7xx 作为 GD32 高性能产品，在使用时随高性能来的高功耗与发热需要重点关注。在设计芯片时，该产品预留了电源旁路模式，可以直接使用外部电源给 MCU 内部核心域供电，避免了在极端环境下使用内部 LDO 造成的发热，从而导致芯片热失控的情况。

本文主要介绍 GD32H7xx 电源旁路模式的使用方法、注意事项和外围器件选型等。

2. 电源旁路模式介绍

该模式下，芯片内部的 SMPS 关闭，LDO 关闭，外部电路通过 V_{CORE} 引脚为 V_{0.9V} 域（核心域）供电。在 H7 系列不同的封装上，相关 SMPS 引脚引出情况不一致。BGA176 与 LQFP176 两种封装包含 SMPS 模块，其 SMPS 相关引脚与 VDDLDO 引脚均在封装上引出；LQFP144、LQFP100 与 BGA100 封装不包含 SMPS 模块，其封装上无相关引脚。因此工作在旁路模式时的电路接法略微不同，具体电路可参考 [图 2-1. 旁路模式 \(包含 SMPS 模块\)](#) 和 [图 2-2. 旁路模式 \(不包含 SMPS 模块\)](#) 设计 (SMPS 模块关闭时，VDDSMPS 引脚必须连接到 V_{DD} 或 V_{SS} 上)。

图 2-1. 旁路模式 (包含 SMPS 模块)

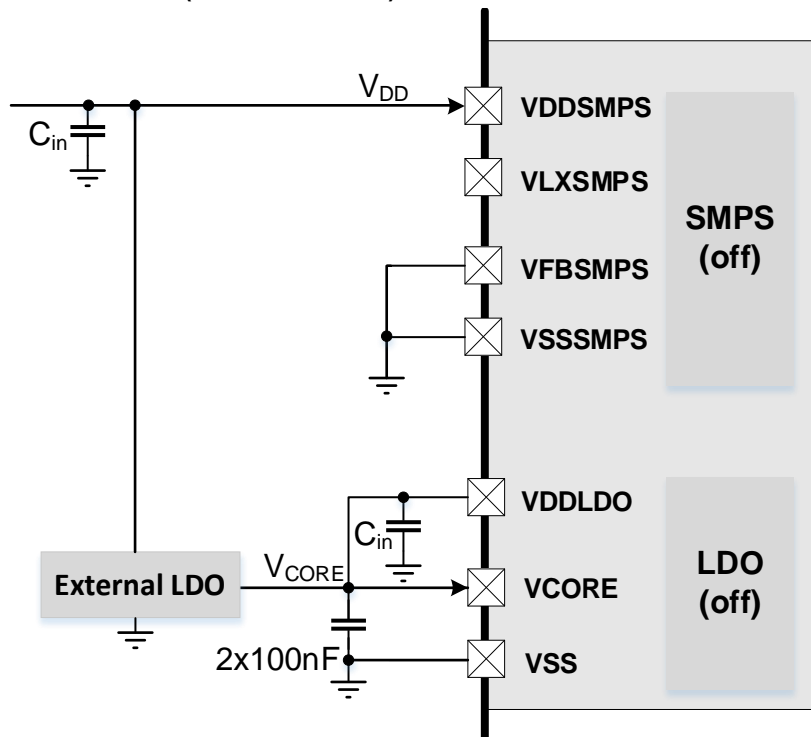
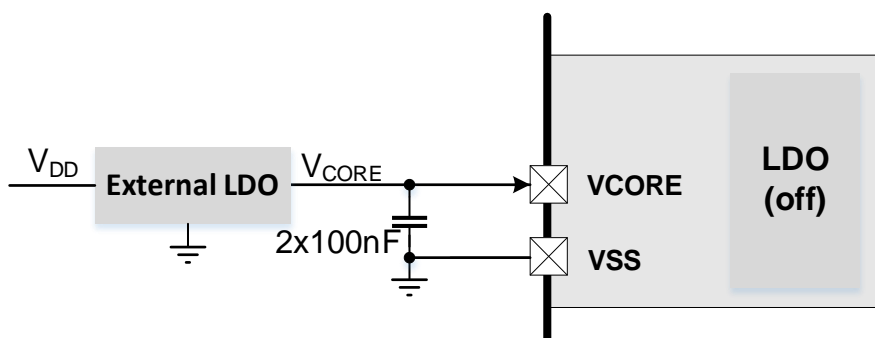


图 2-2. 旁路模式 (不包含 SMPS 模块)



进入该供电模式的配置方式为：DVSEN 位为 0b0，DVSCFG 和 DV SVC[1:0] 的值无影响，SMPS 降压稳压器为关闭状态；LDOEN 位为 0b0，LDO 为关闭状态；BYPASS 位为 0b1，V_{0.9V} 域由 V_{CORE} 引脚供电。SMPS、LDO 输出电压的寄存器配置如 [表 2-1. 旁路模式寄存器配置表](#) 所示：

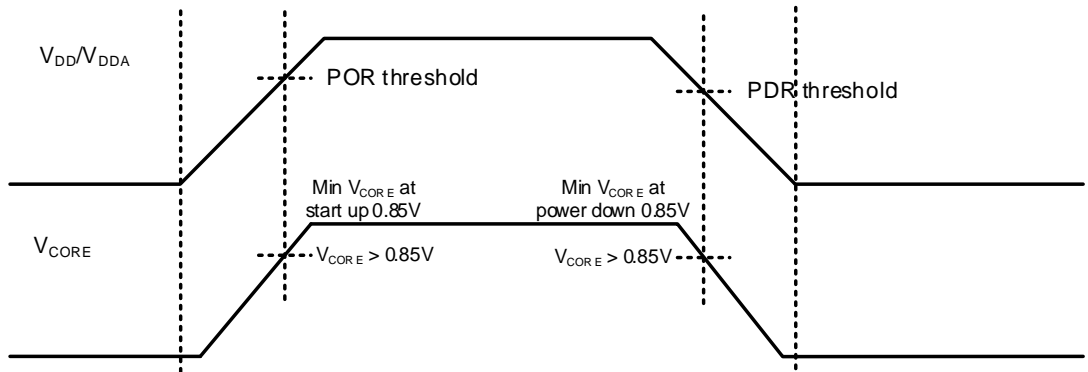
表 2-1. 旁路模式寄存器配置表

Symbol	Description
DVSEN	0: SMPS 不使能
LDOEN	0: LDO 不使能
BYPASS	1: BYPASS 使能

3. 上下电时序

电源旁路模式的上下电时序要求如 [图 3-1. 旁路模式上下电时序图](#) 所示：

图 3-1. 旁路模式上下电时序图

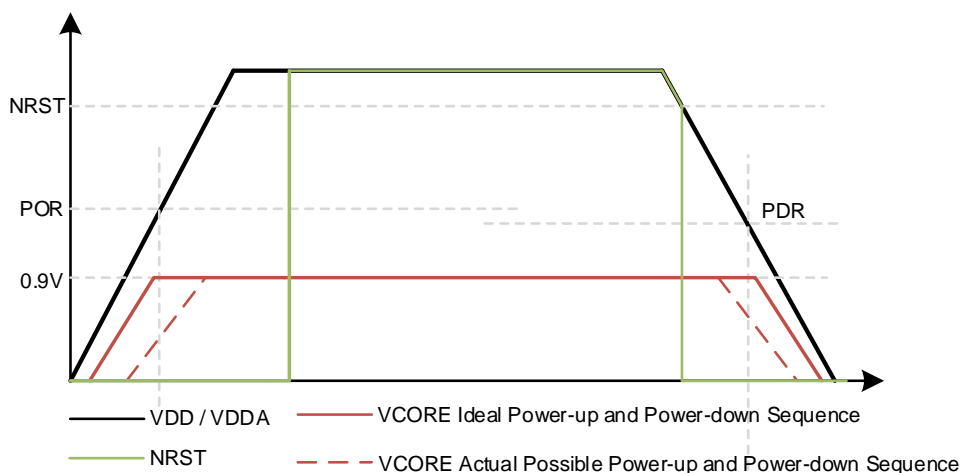


注意：

1. 当 MCU 的 V_{DD} / V_{DDA} 电压上升到 POR 阈值前，需保证 V_{CORE} 电压大于 0.85 V；
2. 当 MCU 的 V_{DD} / V_{DDA} 电压跌落到 PDR 阈值前，需保证 V_{CORE} 电压大于 0.85 V；
3. 在任何工况下，都需要保证 V_{DD} / V_{DDA} 电压大于 V_{CORE} 电压；

若外部电源设计造成时序要求难以满足，可添加复位芯片避开上下电时间，如 [图 3-2. 使用复位芯片避开不合适的上下电时序](#) 所示。复位芯片需要保证上电时 V_{DD} / V_{DDA} 与 V_{CORE} 稳定后上拉，下电时保证 V_{CORE} 掉电前下拉。并且要求复位芯片最小工作电压小于 PDR。

图 3-2. 使用复位芯片避开不合适的上下电时序



4. 外部电源设计

4.1. 使用 LDO 供电

考虑电源稳定性以及便于控制上下电时序，旁路模式一般推荐使用外部 LDO 供电。为了可以轻松的满足上下电时序要求，LDO 在选型和使用建议遵循如下要点：

1. LDO 输入端接到 VDD 端；
2. LDO 的最小输入工作电压 $LDO_VIN_{min} < MCU_POR \& MCU_PDR$ ，输入输出的最小压差 Dropout Voltage + 0.85V < MCU_POR & MCU_PDR；
3. LDO 的使能控制电压 $VEN_H_{min} < MCU_POR$ ， $VEN_L_{max} < MCU_PDR$ 。

注：GD32H7xx MCU_POR = 1.53 V, MCU_PDR = 1.48 V，详情请参考数据手册。

以使用 GD30LD1002x 作为外部电源，为 GD32H7xx 的 V_{CORE} 引脚供电为例。其相关参数如 [表 4-1. GD30LD1002x 数据表（节选）](#) 所示：

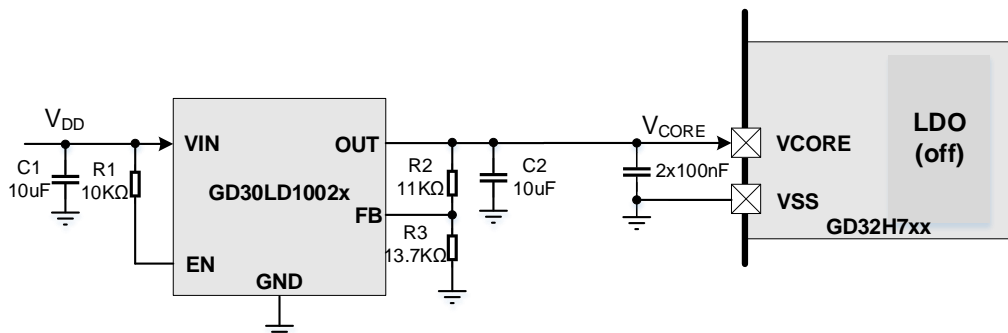
表 4-1. GD30LD1002x 数据表（节选）

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
V _{IN}	Input Range	—	1.4	—	6.5	V
V _{OUT}	Output Voltage Range	—	0.5	—	5.2	V
V _{DROP}	Dropout Voltage	V _{IN} = 1.4 V, I _{OUT} = 1.2 A	—	90	150	mV
V _{EN_H}	EN Pin High-Level	—	1.1	—	6.5	V
V _{EN_L}	EN Pin Low-Level	—	0	—	0.5	V

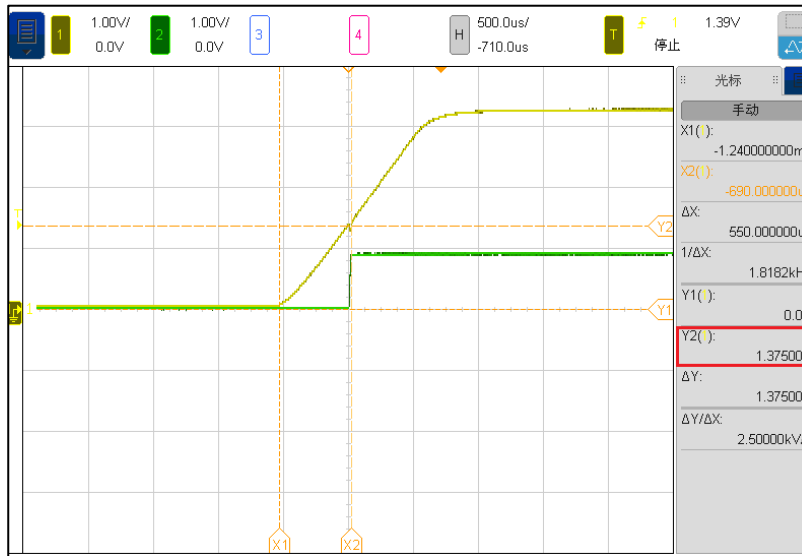
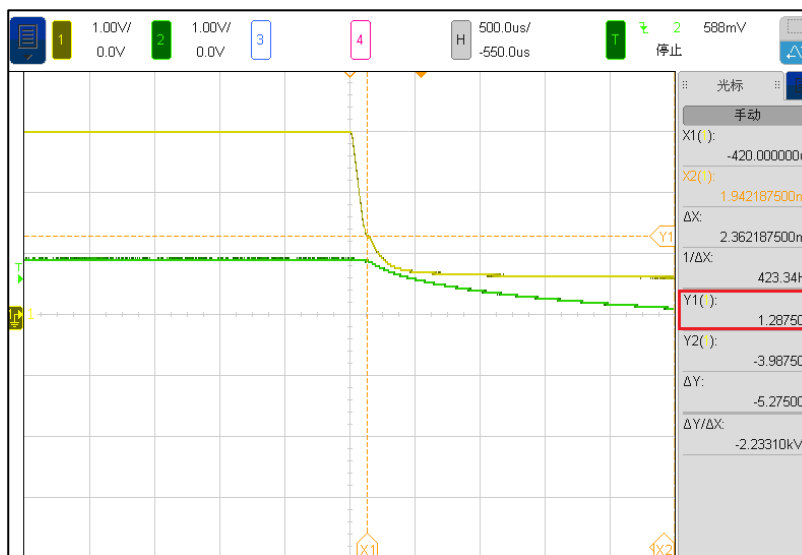
其最低输入电压 1.4 V，V_{EN_Hmin} = 1.1 V，V_{EN_Lmax} = 0.5 V，支持 0.9 V 输出，最大输出可达 1.2 A，符合选型要求，详情请参考 www.GigaDevice.com。

电路原理图如 [图 4-1. 使用 LDO 为 V_{CORE} 供电原理图](#) 所示：

图 4-1. 使用 LDO 为 V_{CORE} 供电原理图



使用该芯片为 V_{CORE} 供电，其上下电时序如 [图 4-2. 使用 LDO 为 V_{CORE} 供电上电时序](#)，[图 4-3. 使用 LDO 为 V_{CORE} 供电下电时序](#) 所示，可以看到上下电时序要求满足规定。

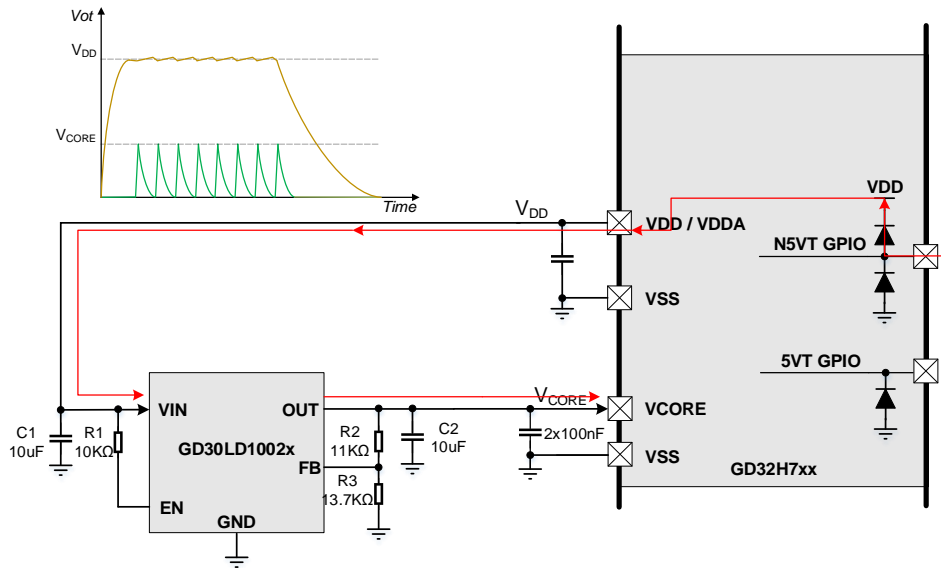
图 4-2. 使用 LDO 为 V_{CORE} 供电上电时序图 4-3. 使用 LDO 为 V_{CORE} 供电下电时序

4.2. GPIO 对电源旁路模式的影响

GD32H7xx 的 GPIO 分为 5VT 和 N5VT，其中一项区别在于 N5VT 拥有上拉到 VDD 的防护二极管，具体可参考《AN092 GD32 MCU GPIO 结构与使用注意事项》。

当使用电源旁路模式时，MCU 上下电阶段或掉电状态时，若 N5VT GPIO 仍存在电平驱动，电流可能会从外部由内部上拉二极管流向 VDD，然后流向外部 LDO 输入端。若驱动电流不足或漏电到达的电压值处于 LDO 启动临界值，可能导致外部 LDO 不能稳定运行或不断重启，造成其输出 V_{CORE} 电压振荡。如 [图 4-4. GPIO 漏电导致 V_{CORE} 电压振荡](#) 所示。

这是一种不稳定的状态，如果此时 VDD 电压大于 POR，芯片启动，而 V_{CORE} 内核电压不稳定，会造成不可预知的风险。在许多使用场景下，MCU GPIO 外围会使用二极管防护电路，也会造成此类情况发生。

图 4-4. GPIO 漏电导致 V_{CORE} 电压振荡

基于此考虑，应当避免 MCU 上下电阶段或掉电状态时，GPIO 仍被电平驱动造成的从 GPIO 漏电到 VDD 的情况。

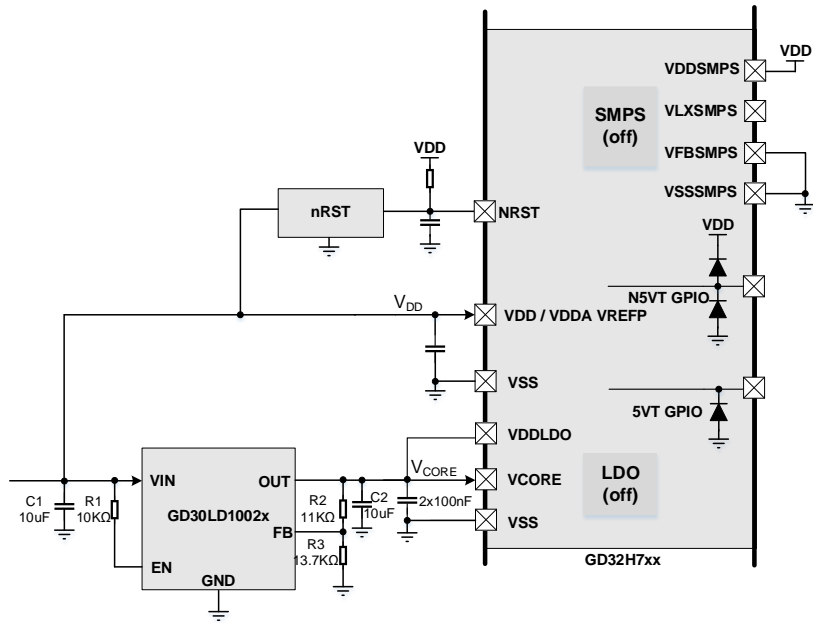
4.3. 电源旁路模式的优化方案

针对上述漏电问题，要求任何时候应遵循 Datasheet 所规定的 GPIO 最大输入电压不超过 $V_{DD} + 0.3V$ 以及输入电流为 0。工况下若无法避免相关问题，可进行下述方案选择，进行优化设计。

4.3.1. 使用复位芯片方案

可在 VDD 端添加复位芯片，保证漏电到 VDD 的电压低于复位阈值时可直接拉低 NRST，避免误操作，也可以避开不符合要求的上下电时序，如 [图 4-5. 使用复位芯片避免误操作](#) 所示。复位芯片应选择开漏型输出，避免影响 MCU 其他场景下的自身复位动作。复位芯片最小工作电压应小于 PDR，以防止下电时复位芯片掉电后，NRST 又被重新拉起来。监测电压一般为 V_{DD} 的 90% 为宜，例如 $V_{DD} = 3.3V$ ，可选择 3.08V 或 2.93V 的复位芯片。

图 4-5. 使用复位芯片避免误操作



5. 外部电源使用注意事项

1. V_{CORE} 输入电压范围为 0.873 V ~ 0.955 V，所以应保证其典型值为 0.9 V，电源纹波应在 50 mV 以内。在较恶劣的应用场景下，也应确保电源波动范围在 50 mV 以内；
2. 建议外部器件的带载能力需大于 600 mA，极端环境下需考虑使用不低于 800 mA 的供电芯片，且不同负载下的输出电压波动范围也需满足前述 50 mV 的要求；
3. PCB 走线的 ESR 效应与大电流的 IR drop，在 PCB 走线时，需要考虑加宽外部供电到 V_{CORE} 引脚走线的宽度以减小 ESR，保证在芯片 V_{CORE} 引脚处的电压是满足幅值以及波动要求。

6. 版本历史

表 6-1. 版本历史

版本号.	说明	日期
1.0	首次发布	2024 年 12 月 18 日

Important Notice

This document is the property of GigaDevice Semiconductor Inc. and its subsidiaries (the "Company"). This document, including any product of the Company described in this document (the "Product"), is owned by the Company under the intellectual property laws and treaties of the People's Republic of China and other jurisdictions worldwide. The Company reserves all rights under such laws and treaties and does not grant any license under its patents, copyrights, trademarks, or other intellectual property rights. The names and brands of third party referred thereto (if any) are the property of their respective owner and referred to for identification purposes only.

The Company makes no warranty of any kind, express or implied, with regard to this document or any Product, including, but not limited to, the implied warranties of merchantability and fitness for a particular purpose. The Company does not assume any liability arising out of the application or use of any Product described in this document. Any information provided in this document is provided only for reference purposes. It is the responsibility of the user of this document to properly design, program, and test the functionality and safety of any application made of this information and any resulting product. Except for customized products which has been expressly identified in the applicable agreement, the Products are designed, developed, and/or manufactured for ordinary business, industrial, personal, and/or household applications only. The Products are not designed, intended, or authorized for use as components in systems designed or intended for the operation of weapons, weapons systems, nuclear installations, atomic energy control instruments, combustion control instruments, airplane or spaceship instruments, transportation instruments, traffic signal instruments, life-support devices or systems, other medical devices or systems (including resuscitation equipment and surgical implants), pollution control or hazardous substances management, or other uses where the failure of the device or Product could cause personal injury, death, property or environmental damage ("Unintended Uses"). Customers shall take any and all actions to ensure using and selling the Products in accordance with the applicable laws and regulations. The Company is not liable, in whole or in part, and customers shall and hereby do release the Company as well as its suppliers and/or distributors from any claim, damage, or other liability arising from or related to all Unintended Uses of the Products. Customers shall indemnify and hold the Company as well as its suppliers and/or distributors harmless from and against all claims, costs, damages, and other liabilities, including claims for personal injury or death, arising from or related to any Unintended Uses of the Products.

Information in this document is provided solely in connection with the Products. The Company reserves the right to make changes, corrections, modifications or improvements to this document and Products and services described herein at any time, without notice.